

レジスタ転送レベルにおける識別可能故障ペア推定数向上のためのマルチプレクサ設計手法

日大生産工(学部) ○YUN YEONGKYEONG

日大生産工(院) 大塚 裕衣

日大生産工 細川 利典

1. はじめに

近年、半導体微細化技術の進歩に伴い、超大規模集積回路 (Very Large Scale Integrated circuits: VLSI) において、異常動作の物理的な原因を特定する故障解析[1]は、歩留まり向上のために重要である。故障解析では、電子顕微鏡などを用いて故障 VLSI 内部の観測を行うため、多大なコストを要する。そのため、故障 VLSI に存在する可能性のある故障(被疑故障)を事前に絞り込んでおく故障診断[2]が、故障解析コスト低減のために重要である。故障診断を行うことで故障 VLSI の異常な外部出力応答を裏付けることのできる故障箇所を推定する。このとき、テストに使用したテスト集合で識別可能な故障ペア数が多いほど、被疑故障数を削減することができ、故障診断における診断分解能が向上する。

診断分解能を向上させる手法として 2 種類の手法が提案されている。1 つ目の手法として故障診断容易化設計 (Design for Diagnosability: DFD) 手法[3]–[6]が挙げられる。文献[3], [4]ではゲートレベルにおける観測ポイント挿入 (Observation Point Insertion: OPI) などの診断分解能を考慮した設計手法が提案されており、被疑故障数を削減できることが報告されている。しかしながら、挿入された観測ポイントによる回路面積の増大やタイミングの最適性が損失するなどの課題が挙げられている。また、文献[7]では抽象度の高いレジスタ転送レベル (Register Transfer Level: RTL) に着目した DFD 手法が提案されており、構造的記号シミュレーション[6]で得られる情報を用いて各状態遷移における識別可能なハードウェア要素ペア数最大化を指向してドントケア (Don't care: X) に論理値を割当てる手法が提案されている。しかしながら、全状態遷移のどのような制御信号値においても識別することができないハードウェア要素ペアが存在

する。

一般的に、入力信号線数が 2 のべき乗でないマルチプレクサの制御信号値には選択すべき入力信号線が RTL の段階で決まっていなかったものが存在する。そのような制御信号値が入力された場合は論理合成において小面積化を指向し選択すべき入力信号線が決定される。つまり、入力信号線数が 2 のべき乗ではないマルチプレクサには設計の自由度が存在する。それゆえ、本手法では RTL で記述されていないマルチプレクサの制御信号値に対応する入力信号線を識別可能ハードウェア要素ペア数が増加するように決定するようなマルチプレクサ設計手法を提案する。

本論文では、全状態遷移で識別不能となったマルチプレクサのハードウェア要素ペアのうち、本手法により識別可能となる可能性のあるハードウェア要素ペアを特定し、本提案手法の対象とする。

本論文の構成は以下のとおりである。第 2 章では本論文における前提知識について説明する。また、第 3 章ではベンチマーク回路 ex2 を用いて、本手法の本提案手法を説明する。第 4 章で実験結果を示し、第 5 章で今後の課題について述べる。

2. 前提知識

2.1 RTL 回路

本論文で対象としている RTL 回路は演算を実行するデータパスとデータパスの制御を行うコントローラに分割して設計される。データパスとコントローラは、データパスからコントローラへの状態信号線と、コントローラからデータパスへの制御信号線で相互に接続されている。

2.2 診断分解能

診断分解能は、故障診断の性能を示す指標として用いられる。本論文では、識別可能故障ペア推定数[7]の割合を診断分解能とする。識別可能故

A Diagnosable Multiplexer Design Method to Increase the Number of Distinguishable Fault Pairs at Register Transfer Level

YEONGKYEONG YUN, Yui OTSUKA, Toshinori HOSOKAWA

障ペア推定数の割合が高いほど、診断分解能が高いと考える。

2.3 構造的記号シミュレーション

本節では、構造的記号シミュレーション[6]について述べる。本論文において、データパス中の信号線と制御信号線の故障をハードウェア要素と呼ぶ。構造的記号シミュレーションでは、制御可能を表すシンボルをCシンボル、観測可能を表すシンボルを0シンボルと定義している。各状態遷移における制御信号値を割当て、下記に示される手続きと伝搬規則により、制御可能な信号線にCシンボル、観測可能な信号線に0シンボルを割当てて、制御可能かつ観測可能な信号線を求め、その信号線をテスト可能な信号線と判定している。また、それ以外の信号線は、テスト不能な信号線と判定している。以下に、構造的記号シミュレーションにおける手続き1から手続き4までの処理を述べる。

(手続き 1) 制御信号線に状態遷移 ST の制御信号を割当てる。また、外部入力に対応する信号線、レジスタの出力信号線、定数信号線にCシンボルを割当てる。

(手続き 2) 下記の伝搬規則 1~3 にしたがって、Cシンボルを出力方向へ伝搬する。

- ・伝搬規則 1: マルチプレクサの制御信号値に対応する入力信号線に C シンボルが割当てられているとき、その出力信号線に C シンボルを割当てる。
- ・伝搬規則 2: 演算器の全ての入力信号線に C シンボルが割当てられているとき、その出力信号線に C シンボルを割当てる。
- ・伝搬規則 3: 分岐点において、分岐元信号線に C シンボルが割当てられているとき、その分岐先信号線に C シンボルを割当てる。

(手続き 3) ホールド機能のないレジスタの入力信号線、ホールドレジスタのうち制御信号値がロードモードであるホールドレジスタの入力信号

線、外部出力に対応する信号線に 0 シンボルを割当てて、

(手続き 4) 下記の伝搬規則 4~6 にしたがって、0 シンボルを入力方向へ伝搬する。

- ・伝搬規則 4: 出力信号線に 0 シンボルが割当てられているマルチプレクサにおいて、制御信号値に対応する入力信号線に 0 シンボルを割当てる。
- ・伝搬規則 5: 出力信号線に 0 シンボルが割当てられている演算器において、ある入力信号線以外の全ての入力信号線に C シンボルが割当てられているとき、その入力信号線に 0 シンボルを割当てる。
- ・伝搬規則 6: 分岐先信号線に 0 シンボルが割当てられているとき、その分岐元信号線に 0 シンボルを割当てる。

2.4 ハードウェア要素

テスト可能な観測点集合が異なるハードウェア要素のペアやテスト不能とテスト可能なハードウェア要素のペアを、識別可能なハードウェア要素ペアという。また、テスト可能な観測点集合が同じであるハードウェア要素のペアやテスト不能なハードウェア要素のペアを、識別不能なハードウェア要素ペアという。

2.5 識別可能故障ペア推定数

識別可能故障ペア推定数[7]とは、RTL 回路に対する構造的記号シミュレーション[6]の結果を用いて計算されたゲートレベルにおける識別可能故障ペア数の推定数である。この値は、実際のゲートレベル回路における分解能と高い相関関係にあることが文献[7]によって示されており、高い推定数の割合は分解能が高いことを表している。

2.6 デフォルトの制御信号値

入力信号線数が 2 のべき乗でないマルチプレクサの制御信号値には、対応する入力信号線が RTL の段階で決まっていなかったものが存在する。そのような制御信号値をデフォルトの制御信号値と定義する。

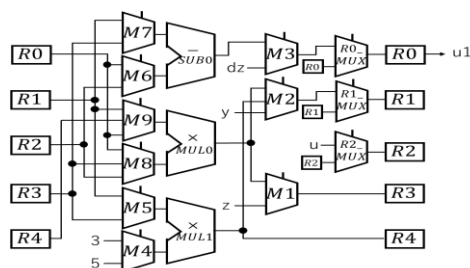


図 1. RTL 回路 ex2

表 1. 各 ST の M8 の input0 と M9 の input0 の関係

状態遷移	M8の制御信号値	M9の制御信号値	M8のinput0とM9のinput0の関係
ST0	11	11	テスト不能
ST1	00	00	テスト可能, 識別不能
ST2	00	00	テスト不能
ST3	10	10	テスト不能
ST4	10	01	テスト不能
ST5	11	11	テスト不能

3. マルチプレクサに対する診断容易化設計の有効性

本章では, 図 1 に示した ex2 のデータパスを例に, マルチプレクサの設計変更によって診断分解能が向上することを説明する.

図 1 において, y , u , z , dz は外部入力, $u1$ は外部出力, $R0$, $R1$, $R2$ はホールド機能付きレジスタ, $R3$, $R4$ はホールド機能のないレジスタ, $SUB0$ は減算器, $MUL0$, $MUL1$ は乗算器, $M1$, $M2$, $M3$, $M4$, $M5$, $M6$, $M7$, $M8$, $M9$ はマルチプレクサを表している. また, ホールド機能付きレジスタは制御信号値が 1 のときロードモード, 0 のときホールドモードであると仮定している. ここで, マルチプレクサの入力信号線を下から mux_input0 , $\dots$, $mux_inputn-1$ と表記する. k はマルチプレクサの番号, n はマルチプレクサの入力数である.

まず, 入力信号線数が 2 のべき乗でないマルチプレクサの対応する入力信号線が設定されていない制御信号値の対応入力信号線をランダムに決定する. 図 1 では, 入力信号線数が 2 のべき乗でないマルチプレクサは $M8$ と $M9$ であり, 2 つとも 3 入力である. また, 3 入力マルチプレクサのデフォルトの制御信号値は, 11 である. 次に, デフォルトの制御信号値に対応する入力信号線は $input2$ と仮定する. このとき, 各状態遷移の

表 2. 識別可能故障ペア推定数の比較

	診断容易化設計	
	前	後
識別可能故障ペア推定数	2217318788	2217829210

各観測点において各ハードウェア要素がテスト可能か否かを判定する構造的記号シミュレーション[6]を行った結果を図 2 に示す. また, 図 2 において, 数字は制御信号値, 細い信号線は制御のみ可能, 太い信号線は制御可能かつ観測可能であることを表している.

また, 構造的記号シミュレーションの結果から, どの状態遷移でも識別不能なハードウェア要素は, $M8$ の入力信号線 $input0$ と $M9$ の入力信号線 $input0$ であり, 表 1 に各状態遷移での $M8$ の $input0$ と $M9$ の $input0$ の関係を示す. 表 1 において, $M8$ の $input0$ と $M9$ の $input0$ は状態遷移 $ST0$, $ST2$, $ST3$, $ST4$, $ST5$ で 2 つともテスト不能であり, 状態遷移 $ST1$ ではテスト可能で, その観測点は両方とも $R3$ なので識別不能である. 次に, $M9$ の制御信号値 11 の対応入力信号線のみ $input2$ から $input0$ に変更し, $mux8_input0$ と $mux9_input0$ が識別可能となるように RTL 回路 $ex2$ に対して診断容易化設計を施した.

表 2 は診断容易化設計を行う前と後のゲートレベルにおける識別可能故障ペア推定数[7]を算出し, 診断分解能を比較した.

表 2 において, デフォルトの制御信号値の動作を変更した後は識別故障ペア推定数が向上しているため, 診断分解能が上がったことがわかる. つまり, マルチプレクサの設計を変更することで診断分解能を向上させることが可能であることが分かる.

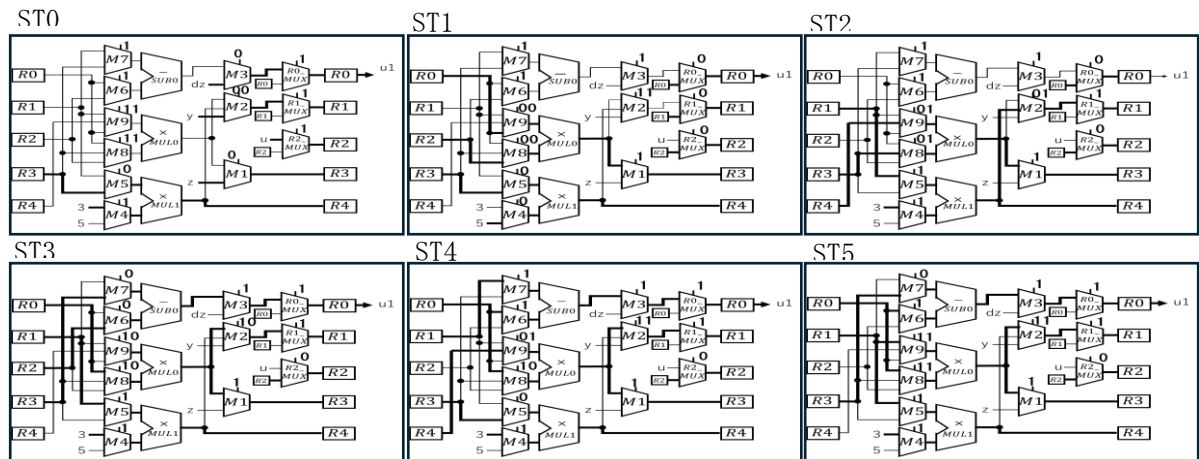


図 2. 各状態遷移のテスト可能なハードウェア要素

4. 診断容易化設計対象となるマルチプレクサ

本章では、対象となる識別不能なハードウェア要素ペアの条件について説明する。

まず、対象となる信号線が制御可能な信号線でないといけなため、マルチプレクサの入力側にCシンボルが割当てられている必要がある。次に、本手法では、入力信号線数が2のべき乗ではないマルチプレクサのデフォルトの制御信号値に対応する入力信号線の設計を行うため、実験対象であるマルチプレクサのデフォルトの制御信号値が全状態遷移の中で少なくとも1つは存在しなければならない。また、マルチプレクサの出力信号線に0シンボルが割当てられていないと、制御信号値に対応する入力信号線がテスト不可能であるため、マルチプレクサの出力信号線がテスト可能である必要がある。

本手法の対象となるハードウェア要素とは、以下の条件3つをすべて満たすものとする。

(条件1) 入力信号線にCシンボルが割当てられている。

(条件2) 設計変更対象であるマルチプレクサのデフォルトの制御信号値が全状態遷移の中で少なくとも1つは存在しなければならない。

(条件3) マルチプレクサの出力信号線がテスト可能である。

5. 実験結果

本章では、実験結果を示す。対象回路は、RTL回路 ex1, ex2, ex4, kim, Maha, sehwa である。表3は各回路における状態遷移数、入力信号線数が2のべき乗ではないマルチプレクサ数、全ハードウェア要素数、全ハードウェア要素ペア数、設計変更対象ハードウェア要素ペア数の実験結果である。設計変更対象ハードウェア要素ペア数に着目すると、回路 ex1 では0個であり、ex2 は1, ex4 は3, Kim は6, Maha は14, Sehwa は7個という結果となった。

表3 実験結果

回路名	状態遷移数	入力信号線数が2のべき乗ではないマルチプレクサ数	全ハードウェア要素数	全ハードウェア要素ペア数	設計変更対象ハードウェア要素ペア数
ex1	4	1	32	496	0
ex2	6	3	93	4278	1
ex4	5	1	74	2701	3
Kim	26	3	161	12880	6
Maha	29	7	142	10011	14
Sehwa	31	5	153	11628	7

6. おわりに

本論文では、マルチプレクサの制御信号値に対応する入力信号線が明記されていないもの、すなわち2のべき乗数の入力数ではないマルチプレクサを対象に診断容易化設計を行う手法を提案した。実験により診断容易化設計対象のマルチプレクサ数を評価した。今後の課題として、本論文で求めたハードウェア要素ペアが識別可能となるような診断容易化設計を行うことが挙げられる。

参考文献

- [1] H.Y. Chang, E. Manning, and G. Metze: "Fault diagnosis of Digital Systems," John Wiley & Sons, Inc. 1970.
- [2] 藤原秀雄, "ディジタルシステムの設計とテスト", 工学図書株式会社, 2004.
- [3] I. Pomeranz, S. Venkataraman and S. M. Reddy, "Z-DFD: design-for-diagnosability based on the concept of Z-detection," Int. Conf. on Test, 2004.
- [4] S. Udar and D. Kagaris, "Minimizing Observation Points for Fault Location," 24th IEEE Int. Symp. Defect and Fault Tolerance in VLSI Systems, 2009.
- [5] 大塚裕衣, 細川利典, 吉村正義, 山崎 浩二, "識別可能重み付きハードウェア要素ペア数最大化のためのコントローラの制御信号のドントケア割当て法," 信学技報, vol. 123, no. 146, DC2023-12, pp. 25-30, August 2023.
- [6] K. Tsuchibuchi, T. Hosokawa and K. Yamazaki, "A Don't Care Filling Method of Control Signals for Controllers to Enhance Fault Diagnosability at Register Transfer Level," 22nd Workshop on RTL and High Level Testing, 2021.
- [7] 大塚裕衣, 細川利典, 吉村正義, 山崎 浩二, "レジスタ転送レベルにおける識別可能故障ペア推定数最大化のための状態遷移のドントケア割当て手法," DA シンポジウム, pp. 147-154, August 2024