

レイアウトを考慮した LSI テストパターン生成のための クリティカルエリアと検出の相関に関する評価

日大生産工(学部) ○ 内山 直也
日大生産工 新井 雅之

1. はじめに

車載用半導体デバイスの製造においては、テストコストを削減しつつ、市場不良率を削減させることが重要な課題となっている。そのため、テスト品質の高精度な見積もりおよび向上が重要である。

文献[1]では、固定故障を対象としたテスト品質向上を目的として、レイアウトを考慮した重み付き故障カバレッジに基づくテストパターン生成法が提案されている。文献[2]では、遅延性故障の重み付きカバレッジに対する基礎的検討が示された。遅延故障を対象としたテストパターン生成においては、対象故障の選択がより重要と考えられる。

本研究ではいくつかのベンチマーク回路のレイアウトとテストパターンに対して、各故障のクリティカルエリアと故障検出率の相関関係を評価し、対象故障絞り込みの有効性について検討する。

2. 関連研究

2-1. クリティカルエリアに基づく重み付きブリッジ故障カバレッジ

半導体デバイス上に微粒子が存在した場合、ブリッジやオープン欠陥となる可能性がある。欠陥動作を発生させるような微粒子の中心座標が存在する領域はクリティカルエリアと呼ばれる。

図1に導電性微粒子によるブリッジ欠陥を想定したクリティカルエリアの例を示す。ツールの制約上、欠陥は1辺の長さが d の正方形であると仮定する。図中の灰色の領域が信号線 S_i, S_j に対するクリティカルエリアであり、 $A_{br}(d, S_i, S_j)$ と表す。与えられたレイアウト上の任意の信号線対 S_i, S_j に対して、クリティカルエリア解析ツールを用いて $A_{br}(d, S_i, S_j)$ を算出可能である。クリティカルエリア $A_{br}(d, S_i, S_j)$ が大きいほど S_i, S_j 間のブリッジ故障が発生しやすいと考えられる。

与えられたテストパターン集合 T に対する、信

号線対 S_i, S_j におけるブリッジ故障の故障検出情報を $D_{br}(S_i, S_j, T)$ と表す。このとき重み付きブリッジ故障カバレッジ $WFC_{br}(T)$ は、

$$WFC_{br}(T) = \frac{\sum \sum A_{br}(d, S_i, S_j) D_{br}(S_i, S_j, T)}{\sum \sum A_{br}(d, S_i, S_j)} \quad (1)$$

として算出される。

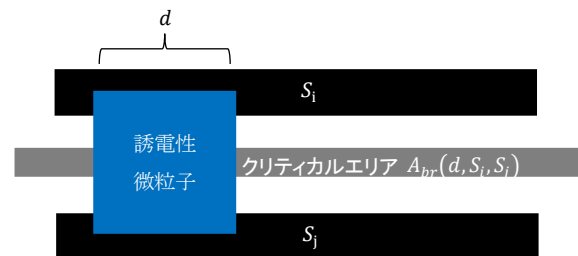


図1. ブリッジ故障クリティカルエリア

2-2. 遅延動作を考慮したブリッジ／オープン故障モデル

文献[1]では固定故障である4-wayブリッジ故障モデルに基づいてテストパターン生成を行っている。文献[2]では4-wayブリッジ故障モデルを拡張し、遅延故障に対応した8-wayブリッジ故障モデルを用いて評価を行っている。

8-wayブリッジ故障モデルでは、信号線対AB上に発生したブリッジ欠陥に対する故障を、AB0S, AB1S, BA0S, BA1S, AB0T, AB1T, BA0T, BA1Tの8通りのうちいずれかの動作を行うものとして定義する。例えば、AB1TはA支配B, 1遷移を示し、2時刻目にA=1であるとき信号線B上の立下り遅延として観測されるような故障動作である。AB0SはA支配B, 0固定を示し、A=0かつB=1であるとき信号線B上の0縮退故障として観測されるような故障動作である。本稿では2パターンテストを想定しているため、2時刻目に励起された縮退故障のみ検出可能とする。

Evaluation on Correlation between Detectability and Critical Area for Layout-Aware
LSI Test Pattern Relation

Naoya UCHIYAMA and Masayuki ARAI

3. 評価クリティカルエリアと検出の相関に関する評価

本稿では、クリティカルエリアと検出率の相関を評価した。対象回路として ISCAS'89 s9234a ベンチマーク回路のレイアウトデータを用いた。テストパターンとして 383 パターン対から構成される 2 パターンテスト集合を作成した。まず、4-way ブリッジ故障モデルに対するパターン生成を行い、これを 2 パターン目とした。Launch-on-Shift 方式のパターン印加を想定し、2 パターン目を 1 ビット逆シフトしたものを 1 パターン目として用いた。8-way ブリッジ故障モデルにおける各故障動作が同確率で発生すると仮定したため、あるパターン対 t_k に対する故障検出情報 $D_{br}(S_i, S_j, t_k)$ は、0.125 刻みとする。いくつかの故障動作は同時検出不可能なため、1 パターンあたりの $D_{br}(S_i, S_j, t_k)$ の最大値は 0.5 である。故障シミュレーションツールを用いて、383 パターン対のうち各故障が検出された回数 ($D_{br}(S_i, S_j, t_k) \neq 0$ となった回数)、および平均検出率を求めた。また、 $d = 0.1[\mu\text{m}]$ としてクリティカルエリア解析ツールを実行し、 $A_{br}(d, S_i, S_j)$ を求めた。

図 2 に各故障における故障検出回数を示す。故障は検出回数の降順に並べられている。全故障 14453 個のうち、383 個全てのパターン対でいずれかの動作が検出された故障は 4149 個存在した。これらは、入出力信号に関連するブリッジ故障である。4192 個の故障は、検出回数が 150 以上 383 未満であった。これらは、他の故障を対象に生成されたパターンにより容易に検出可能であると考えられる。検出回数がより少ない故障は、テストパターン生成の対象としてより適切であると考えられる。そこで検出回数が 50 以下の故障 2196 個を対象にさらに評価を行った。

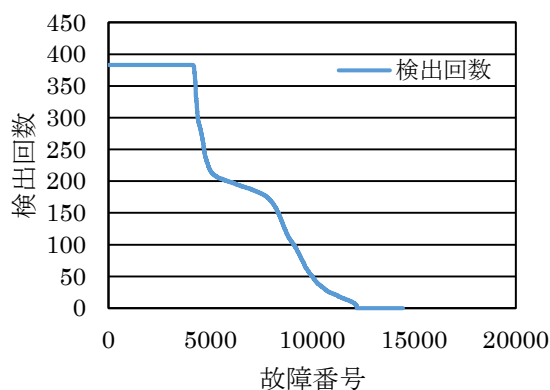


図2. 故障番号と各故障の検出回数

図3に各故障に対する検出回数と検出率を示す。検出回数がほぼ等しい故障であっても検出率にばらつきがある。これは一部の故障でのみ故障動作が検出されているためと考えられる。

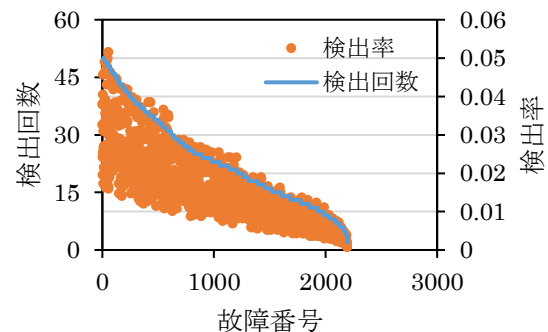


図3. 検出回数50回以下の故障における各故障と検出回数と検出率

図4に各故障クリティカルエリアと検出率を示す。図中の円で囲まれた部分の故障はクリティカルエリアが大きく、かつ検出率が小さい。このような故障を対象としてパターン生成すれば、他の故障に対しても有効な検出であり、カバレッジの向上が期待できると考えられる。

4. まとめ、今後の課題

本研究では、クリティカルエリアと検出率の相関を評価した。クリティカルエリアが大きく、かつ検出率が小さい故障の存在が明らかになった。今後、明らかになった故障に対するテストパターン生成について検討する。

参考文献

- [1] M. Arai, S. Inuyama, and K. Iwasaki, "Layout-Aware 2-Step Window-based Pattern Reordering for Fast Bridge/Open Test Generation," International Test Symposium Paper 5.2, 2017.
- [2] 新井雅之, 岩崎一彦, "2 パターンテストにおける重み付き故障カバレッジ", 電子情報通信学会技術研究報告書, DC2017-77, pp 1-6, 2018 年 2 月.

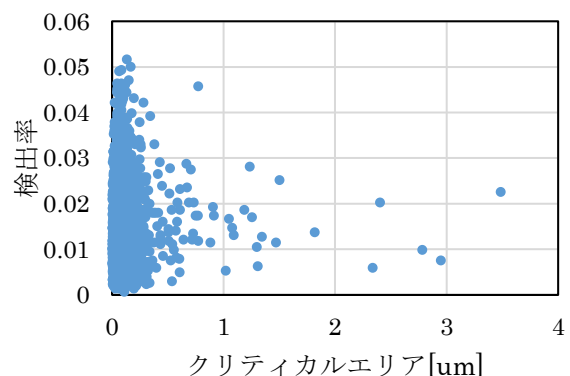


図4. 検出回数50回以下の故障におけるクリティカルエリアと検出率