

ニューラルネットワークを用いた低消費電力ランダムパターン生成法

日大生産工(院) ○越智 小百合 日大生産工 細川 利典
日大生産工 山内 ゆかり 日大生産工 新井 雅之

1 はじめに

大規模集積回路 (Large Scale Integrated Circuits :LSI) の微細化や高速化, 電源電圧の低下にとともない, 遅延故障のようなタイミング関連の欠陥を検出するためのテストは必要不可欠¹⁾となっている. また, 構造の単純さやテスト安定性, 故障診断の容易性といった観点から, LoC (Launch-On-Capture)²⁾ベースの実速度スキャンテストが広く採用されている³⁾.

フルスキャン設計された順序回路では, すべてのフリップフロップ (flip-flops:FF) はシフトとキャプチャの2つのモードで動作するスキャンフリップフロップに置き換えられる. シフトモードはテストベクトルをスキャンフリップフロップに印加するシフトイン操作と, 組合せ回路部のテスト応答を観測するシフトアウト操作のために利用される. また, キャプチャモードでは, スキャンFFは通常のFFと同様にテスト応答をFFへ格納する動作をする.

LoCベースの実速度スキャンテストにおける消費電力は, シフト時消費電力とキャプチャ時消費電力に分類することができる. 過度のシフト時消費電力は回路の発熱につながり, 回路の熱破壊問題を引き起こす. 一方, 過度のキャプチャ時消費電力は過度のIRドロップ⁴⁾を引き起こし, 誤テストにより不必要な歩留りの低下を引き起こす⁵⁾.

本論文では, キャプチャ時消費電力問題に着目する. キャプチャ時消費電力削減において, キャプチャ動作時の信号線遷移数 (launch switching activity:LSA) を削減することが非常に重要である. キャプチャ時消費電力削減のための手法は多数提案されており, それらは一般に, テストベクトル変更による手法⁶⁾⁷⁾⁸⁾⁹⁾とテスト生成による手法¹⁰⁾¹¹⁾に分類することができる.

テストベクトルの変更による手法では, X判定⁶⁾とX割当て⁷⁾⁸⁾⁹⁾を組み合わせた手法が提案されている. X判定による手法は, 低消費電力なX割当てを効果的に行うために, 1つのテストキューブで検出可能な故障数を平均化する手

法⁶⁾が提案されている. また, X割当てによる手法は, 正当化や含意操作などの決定的アルゴリズムを用いてテストキューブ中のXに低消費電力になるように0や1を割当ててLCP-FILL⁷⁾, 確率計算を用いてテストキューブ中のXに低消費電力になるように0や1を割当ててPreferred-FILL⁸⁾, その両方の手法を組合わせたJP-FILL⁹⁾などが挙げられる. これらの手法は, キャプチャモード時のFFの遷移数を削減することで, キャプチャ時消費電力を削減することを目的としている. また, テスト生成による手法¹⁰⁾¹¹⁾は, 従来の故障検出重視のテスト生成手法により生成されたテスト集合内の高消費電力テストベクトルでのみ検出されるアンセーフ故障¹⁰⁾を検出するために, 低消費電力テストベクトルの故障伝搬経路を模倣し, 高速に低消費電力テストベクトルを合成する手法¹¹⁾などが挙げられる. しかしながら, 上記の低消費電力テストベクトル生成手法では, 対象故障によって, 故障伝搬経路を模倣する低消費電力テストベクトルが存在しない場合がある. よって, 模倣する低消費電力テストベクトル数を増加させることが課題となっている.

本論文では, ニューラルネットワークを用いた低消費電力ランダムテスト生成手法を提案する. 提案手法は, ニューラルネットワークを用いることで, 高速に多数の低消費電力テスト集合を生成することが期待できる.

2 キャプチャ時消費電力問題

キャプチャ動作時の過度な電力消費は, 過度のIRドロップを引き起こし, その結果遅延の増大により誤テストの原因となる. キャプチャ時消費電力は重み付き信号遷移確率 (Weighted Switching Activity :WSA)¹²⁾を用いて見積もることが可能である. WSAは(1)式で与えられる.

$$WSA(V_i) = \sum_{j=1}^G \text{tran}(g_j) \times (1 + \text{fanout}(g_j)) \quad (1)$$

(1)式において, $WSA(V_i)$ はテストベクトル V_i のWSA値を表し, テストベクトル V_i を回路に

A Low Power Oriented Random Pattern Generation Method Using Neural Networks

Sayuri OCHI, Toshinori HOSOKAWA, Yukari YAMAUCHI and Masayuki ARAI

印加した際の内部信号線における論理値の遷移数を見積もる。Gは回路中の全ゲート数を表し、 $tran(g_i)$ はテストベクトル V_i を回路に印加した際に、ゲート g_i の出力で論理値の遷移が発生した場合は1、遷移が発生しない場合には0を返す関数である。 $fanout(g_i)$ はゲート g_i の出力のファンアウト数を表す。このようにしてWSAでは、各テストベクトルに対するキャプチャ時消費電力の見積りを算出する。

実速度スキャンテストにおいて、キャプチャ時消費電力が閾値より高いテストベクトルは、誤テストを引き起こす恐れがあるためテストに使用できない。本論文では、文献10)で定義されたように、キャプチャ時消費電力が閾値以下のテストベクトルをキャプチャセーフテストベクトル¹⁰⁾、キャプチャ時消費電力が閾値を超えるようなテストベクトルをキャプチャアンセーフテストベクトル¹⁰⁾と呼ぶ。また、初期テスト集合中においてアンセーフテストベクトルでのみ検出可能な故障をアンセーフ故障、アンセーフ故障以外の検出故障をセーフ故障と呼ぶ。

3 ニューラルネットワークを用いた低消費電力ランダムパターン生成法

3-1 提案手法の概要

本論文で提案するニューラルネットワークを用いた低消費電力ランダムパターン生成法では、ニューラルネットワークによって、入力されたランダムテスト集合をキャプチャアンセーフテストベクトルかキャプチャセーフテストベクトルに判定することで、キャプチャセーフテストベクトル生成時間を短縮することを目標にする。本手法は、消費電力計算を近似したWSA¹²⁾を用いるモンテカルロ法¹³⁾よりもキャプチャセーフテストベクトルを高速に判定することが期待される。

図1に提案手法の概念図を示す。提案手法では、大きく分けて2つの処理によりキャプチャセーフテストベクトルを生成する。まず、図1(a)に示すように、学習用ランダムテスト集合

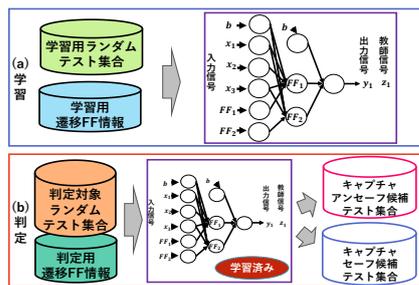


図 1. 提案手法の概要

```

1: Learning_Random_Test_Set
T: Teacher_Signal_List
FJ: Transition_FF_Info_Learning
FJ: Transition_FF_Info_Judgement
J: Judgement_Random_Test_Set
Random_Safe_Pattern_Generation (L, T, FL, FJ, J)
1. A = Arrive_FF_Info();
2. N = Generation_Neural(A);
3. for each learning_random_test_vectori in L {
4.   N = Initialize_Neural(N, Li, fi, ti);
5.   N = Forward_Calculation(N);
6.   N = Back_Calculation(N);
7. }
8. Tsafe = 0;
9. Tunsafe = 0;
10. out_value = 0;
11. for each judgement_random_test_vectorj in J {
12.   N = Initialize_Neural(N, Lj, fj, tj);
13.   out_value = Forward_Calculation(N);
14.   if(out_value > 0.5){
15.     Tsafe = Tsafe ∪ Jj;
16.   }
17.   else{
18.     Tunsafe = Tunsafe ∪ Jj;
19.   }
20. }

```

図 2. 提案手法アルゴリズム

と学習用遷移FF情報を用いて、キャプチャセーフテストベクトルとキャプチャアンセーフテストベクトルの特徴を抽出し、ニューラルネットワークに学習させる。ここで入力する学習用ランダムテスト集合は、キャプチャセーフテストベクトルとキャプチャアンセーフテストベクトルの両方を含んでいる集合を使用する。また、遷移FF情報は、入力するランダムテストベクトルを印加後、1時刻分だけ論理シミュレーションを実行した際に、各FFの入出力値が異なるか否かを記している。FFの入出力値が異なる場合は1、同じ場合は0と表記されている。この情報は、遷移したFFの組合せがテストベクトルの消費電力に関係性が考えられるためキャプチャセーフテストベクトルやキャプチャアンセーフテストベクトルの特徴として入力する。本手法では、ニューラルネットワークを学習させる方法として、誤差逆伝搬法¹⁴⁾を用いて、重み学習を行う。最後に、図1(b)に示すように、重み学習されたニューラルネットワークを用いて、判定対象ランダムテスト集合と対応する判定用遷移FF情報を入力することで、判定対象ランダムテスト集合をキャプチャアンセーフテスト集合とセーフテスト集合に分類する。

3-2 ニューラルネットワークを用いた低消費電力ランダムパターン生成法アルゴリズム

図2に、提案手法の全体アルゴリズムを示す。また、図4に提案手法の図1(a)に相当する学習例を示し、図5に提案手法図1(b)に相当する判定例を示す。提案手法は、入力として学習用ラ

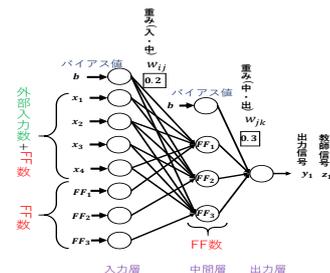


図 3. ニューラルネットワーク

ランダムテスト集合 L , 学習用テストベクトル l_i がキャプチャセーフテストベクトルなのかキャプチャアンセーフベクトルなのかを各々0, 1で表した教師信号リスト T , 学習用遷移FF情報 FL , 判定対象ランダムテスト集合 J , 判定用遷移FF情報 FJ を与える. はじめに, 外部入力または疑似外部入力から到達可能なFF情報 A を取得する(step1). これは, 回路トポロジーをニューラルネットワークに追加するために行う. 次に, A を基に, ニューラルネットワーク N を図3のように生成する(step2). 本手法では, 中間層が1層である階層型ネットワークを生成する. 入力層のニューロン数は外部入力数とFF数 $\times 2$ の和, 中間層のニューロン数はFF数, 出力層のニューロン数は1とする. また, 入力層と中間層にはバイアス値という前の層のノードに影響しない定数的な性質を持つ値を表すニューロンを追加する. 次に, 学習用ランダムテスト集合 L 内にある学習用ランダムテストベクトル l_i に対し, (step4)から(step7)の処理(図1(a)に相当する学習に関する処理)を実行する(step3). まず, ニューラルネットワーク N の初期化を行う(step4). 図4(a)のように, 入力層のニューロンには, 学習用ランダムテストベクトル l_i と対応する学習用遷移FF情報 fl_i を入力する. また, バイアス用ニューロンには, 定数1を入力する. さらに, 入力層と中間層の重みと中間層と出力層の重みには, 区間 (0,1) の一様分布した乱数値を入力する. 次に, ニューラルネットワーク N に対して, ニューラルネットワークの前向き演算を実行する(step5). 図4(b)のように, 入力層から出力層に向けて出力信号を求める. 次に, ニューラルネットワーク N に対して, ニューラルネットワークの後向き演算を実行する(step6). 図4(c)のように出力信号 y_1 と教師信号 t_1 の誤差を求め, その誤差を基に各層間にある重みを修正する. 例では, 出力信号 y_1 が0.7, 教師信号 t_1 が0.0と誤差が0.7であるため, この誤差を小さくするように中間層と出力層間の重み w_{jk} , 入力層と中間層の重み w_{ij} の順に重みを修正する. 次に, (step11)以降で使用するキャプチャセーフテスト候補集合 T_{safe} とキャプチャアンセーフテスト候補集合

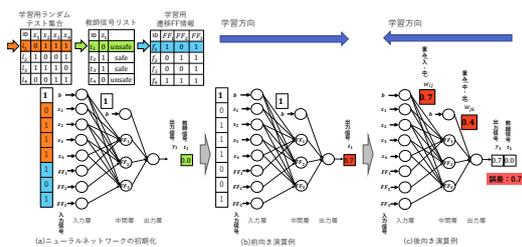


図 4. 学習例

T_{unsafe} を空集合に, ニューラルネットワーク N の出力信号を格納する out_value を0に初期化する(step8-10). 最後に, 判定対象ランダムテスト集合 J 内にある判定対象ランダムテストベクトル j_i に対し, (step12)から(step19)の処理(図1(b)に相当する判定に関する処理)を実行する(step11). まず, ニューラルネットワーク N の初期化を行う(step12). 図5(a)のように, 入力層のニューロンには, 判定対象ランダムテストベクトル j_i と対応する判定用遷移FF情報 fj_i を入力する. また, バイアス用ニューロンには, 定数1を入力する. 入力層と中間層の重みと中間層と出力層の重みは, 学習時と異なり, 学習時に修正した重みを使用する. 次に, ニューラルネットワーク N に対して, 図5(b)のようにニューラルネットワークの前向き演算を実行し, 出力信号 out_value を求める(step13). その後, 出力信号 out_value が0.5より大きい場合は(step14), 判定対象ランダムテストベクトル j_i をキャプチャセーフとし, キャプチャセーフ候補テスト集合 T_{safe} に格納する(step15). 出力信号 out_value が0.5以下である場合は(step16), 判定対象ランダムテストベクトル j_i をキャプチャアンセーフとし, キャプチャアンセーフテスト候補集合 T_{unsafe} に格納する(step17). 図5(c)では, 演算後, 出力信号 y_1 が0.8と0.5以上であるため, 判定対象ランダムテストベクトル j_1 はキャプチャアンセーフ候補集合と判定する.

4 実験結果

提案手法をC言語で実装し, ISCAS'89ベンチマーク回路を対象として実験を行い, 提案手法を用いて判定対象ランダムテスト集合内のテストベクトルをキャプチャセーフ候補テストベクトルとキャプチャアンセーフ候補テストベクトルに分類し, その正確さをWSA¹³⁾計算を用いて判定し, 評価した. WSA閾値は, 対象回路の遷移する可能性がある信号線数のうち20%, 30%になる値を用いる.

「回路名」は, 実験対象回路を示し, 「閾値」は, 学習用テスト集合生成時やWSA測定時に用いたWSA閾値を示す, 「学習用テスト集合」は, 学習用テスト集合の情報を示す, 「判定対

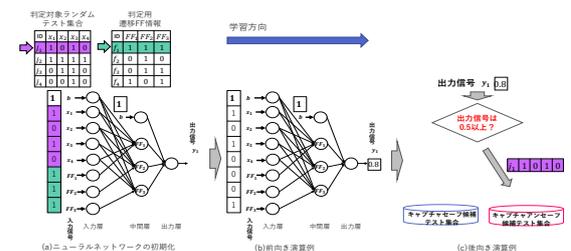


図 5. 判定例

象ランダムテスト集合」は、判定対象ランダムテスト集合の情報や実験結果を示す。「#セーフ」は、キャプチャセーフテストベクトル数を示し、「#アンセーフ」は、キャプチャアンセーフテストベクトル数を示す。「実行時間(s)」は、学習時のCPU時間または判定時のCPU時間を示す。また、「一致率(%)」は、キャプチャセーフテスト候補集合内にあるキャプチャセーフ候補テストベクトルのうちWSA計算した結果、キャプチャセーフと断定されたベクトルの比率を表す。

表1に実験結果を示す。実験結果より、提案手法では、判定対象ランダムテストベクトルをキャプチャセーフと判定したが、一致率が0%ということから、正確な判定で無かったことが分かった。

5 まとめ

本論文では、ニューラルネットワークを用いた低消費電力テストベクトル生成手法を提案した。提案手法では、ランダムに生成された判定対象ランダムテストベクトルをキャプチャセーフとキャプチャアンセーフに分類することが出来なかった。今後の課題としては、ニューラルネットワークの改善や活性化関数の変更、学習用テスト集合の増加が挙げられる。

「参考文献」

1)Y. Sato, S. Hamada, T. Maeda, A. Takatori, Y. Nozuyama and S. Kajihara, "Invisible Delay Quality - SDQM Model Lights Up What Could Not Be Seen," Proc. ITC, p. Paper 47.1, 2005.
 2)J. Savir and S. Patil, "Scan-based transition test," IEEE Trans. Comput. Aided Design Int. Circuits & Syst., vol. 13, no. 8, pp. 1057-1064, 1994.
 3) L. -T. Wang, C. -W. Wu and X. Wen, "VLSI Test Principles and Architectures," Design for Testability, San Francisco, CA, USA., 2006.
 4)J. Saxena, K. M. Butler, V. B. Jayaram, S. Kundu, N. V. Arvind, P. Sreeprakash and M. Hachinger, "A case study of IR-drop in structured at-speed testing," Proc. Int. Test Conf., pp. 1098-1104, 2003.
 5)Y. Zorian, "A Distributed BIST Control Scheme for Complex VLSI Devices," Proc. VLSI Test Symp., pp. 4-9, 1993.
 6)K.Miyase, K.Node, H.Ito, K.Hatayama, T.Aikyo, Y.Yamato, H.Furukawa, X.Wen and

S.Kajihara, "Effective IR-Drop Reduction in At-Speed Scan Testing Using Distribution-Controlling X-Identification," IEEE/ACM International Conference on Computer-Aided Design., pp. 52-58, 2008.

7) X.Wen, Y.Yamashita, S.Kajihara, L.-T.Wang, K.Saluja, and K.Kinoshita, "A New Method for Low-Capture-Power Test Generation for Scan Testing," IEICE Trans. Inf. & Syst., Vol.E89-D, No.5, pp. 1679-1686, 2006.

8)S.Remersaro, X.Lin, Z.Zhang, S.M.Reddy, I.Pomeranz and J.Rajski, "Preferred Fill: A Scalable Method to Reduce Capture Power for Scan Based Designs," Proc. ITC, p. 32.2, 2006.

9)X.Wen, K.Miyase, S.Kajihara, T.Suzuki, Y.Yamato, P.Girard, Y.Ohsumi, and L.-T.Wang, "A Novel Scheme to Reduce Power Supply Noise for High-Quality At-Speed Scan Testing," Test Conf. ITC., pp. 1-10, 2007

10)X. Wen, K. Miyase, S. Kajihara, H. Furukawa, Y. Yamato, A. Takashima, K. Noda, H. Ito, K. Hatayama, T. Aikyo and K. K. Saluja, "A Capture-Safe Test Generation Scheme for At-Speed Scan Testing," Proc. European Test Symposium, pp. 55-60, 2008.

11)T.Hosokawa, A.Hirai, Y.yamauchi, M.Arai, "A Low Capture Power Test Generation Method Based on Capture Safe Test Vector Manipulation," IEICE Trans. Inf.&Syst., vol.E100-D, No.9, pp. 2118-2125, 2017.

12)S.Gerstendorfer and H-J.Wumderlich, "Minimized power consumption for scan-based BIST," Proc. International Test Conference, pp. 77-84, 1999.

13) 松永裕介, "信号選移回数を考慮した遷移故障向けテストパターン生成手法について," 著: 第75回FTC研究会, 2016.

14)D.E.Rumelhart and J.McClelland, "Parallel Distributed Processing: Explorations in the Microstructure of Cognition," MIT Press, 1986.

表1 実験結果

回路名	閾値	学習用テスト集合								判定対象テスト集合
		学習用テスト集合				判定対象テスト集合				
		#セーフ	#アンセーフ	実行時間(s)	WSA判定	#セーフ	#アンセーフ	一致率(%)	提案手法	
s9234	1734	938	19062		934	19066	0	0	20000	21600