酸化物半導体を用いた TFT のバックチャネルが及ぼす影響

日本大学(院)○小田倉卓也 指導教授 清水耕作

1 背景

スマートフォンやテレビ、PC などに使用さ れている液晶ディスプレイの画素制御は、薄膜 トランジスタ(TFT)によって行われている。

酸化物半導体を用いた TFT は NBIS によっ てしきい電圧がマイナス方向にシフトする問題 がある[1-4]。原因は、ゲート絶縁膜のチャージ アップのほか、バックチャネルの固定電荷や MIS 界面の欠陥に関連していると予測されて いるが、詳細は明らかになっていない。

当研究室のこれまでの検討では、フロントチャネルにおけるチャージアップ現象で Vt シフトに関するほとんどの現象を説明できることがわかっている。今回は、バックチャネルが及ぼす信頼性への影響について考察する。

2 目的

NBIS による信頼性の低下のメカニズムを解 明することが目的である。

TFT 作製プロセスにおいて、半導体層から酸 素が抜け空孔となり、半導体層と保護膜層の界 面であるバックチャネルにて正の固定電荷にな ることが信頼性低下の要因と考えている。

そのため、本研究ではバックチャネル形成時 のプロセス及びアニール方法の検討を行い、信 頼性に与えている要因を検討する。

3 実験方法

3.1 TFT 作製

図1にTFT の構造図を、表1に a-IGZO の 成膜条件を示す。



表1 成膜条件

Name		a-IGZO	SiO ₂
Gas flow rate [sccm]	Ar	100	100
	O ₂	1.0	1.0
Power [W]		150	150
Growth Pressure [Pa]		0.5	1.5
Thickness [nm]		150	200

TFT 作製時、バックチャネルの状態に影響を 与えるプロセスとして、保護膜 SiO₂ の製膜条 件、アニール条件の2点である。

上記の条件で作製した試料について、アニー ル処理を行った。

アニール処理は基本的にマッフル炉を用いる。 耐熱シャーレに試料を乗せ、蓋をした状態で炉 内に入れ(350 $^{\circ}$ 、1h, in air)の条件で行う ことを中心条件とし、

①真空中でアニール

②大気中でアニール(中心条件)

③酸素雰囲気中でアニール

上記3パターンの方法を用いてアニール時の酸 素空孔の効果を確認し、MIS 界面、バルク中、 バックチャネルのどこに影響を与えているか検 証した。

また、成膜にはスパッタリング法を用いた。

4 結果・考察

4.1 アニール条件の検討

図 2 に各 TFT の SD 電極の電流電圧特性を示 す。また、図 3~5 に各アニール条件により処理 を行い作製した TFT の伝達特性を示す。

4 つのグラフを比較した際、以下のことが言 える。

真空中の場合、SD 電極間電流は最も多くなった。また、伝達特性については ON になって

Evaluation of the Effect of the Back Channel on the TFT Performance by Annealing Takuya Odakura, and Kousaku Shimizu いない。このことからアニール時に素子全体から酸素が抜け空孔が発生し、MIS界面によらず 電流が流れたと考えられる。

大気中の場合、SD 電極間電流は最も少なく なった。また、ON 電流と OFF 電流の差が一 番大きくなった。このことから抜けようとした 膜中の酸素は大気中の酸素に抑えられ MIS 界 面、バルクに偏りが生じたものと考えられる。 その結果、OFF 時の電流値は下がり、ON 時の 電流値は増加した。

酸素雰囲気中の場合、SD 電極間電流は未処 理の場合より少なく、反転した場合より多くなった。このことから、大気中アニールと同様に 腹中の酸素は雰囲気中の酸素に抑えられたこと により薄膜より抜け出る量が抑制され、バルク とバックチャネルに偏ったと考えられる。その 結果バルク中、バックチャネルの抵抗が増加し、 ON 電流の増加とリーク電流の抑制に繋がった。 5 まとめ

アニール条件の変更により、リーク電流、飽 和領域、サブスレッショルド領域に影響が確認 された。また、ソースードレイン間電流電圧特 性との比較から、バルク抵抗とリーク電流に相 関性が無いことがわかった。このことからアニ ール条件によって酸素の偏在が確認され、空孔 のでき方に差があることがわかった。

上記の結果から、バックチャネル形成時のプロセス及びアニール条件によって酸素空孔の量が変化し、信頼性低下の要因が存在することが 理解された。



