

閾値変更を用いた MLC PCM の高信頼化についての研究

日大生産工 (学部) ○中野 伸哉
日大生産工 新井 雅之

1. はじめに

マルチレベルセル相変化メモリ (Multi-Level Cell Phase Change Memory: MLC PCM) は、高い記憶密度を持ち、高速な読み書きが可能な不揮発性メモリの一つとして注目されている[1]。現在、MLC PCMにおける故障メカニズムに関していくつかの研究が行なわれている[2][3]。本稿では、MLC PCMにおける、ノイズによって引き起されるビットエラーに対する高信頼化手法を提案し評価を行う。提案手法では、抵抗値の閾値変更とグレイコードを用いる。

2. MLC PCM

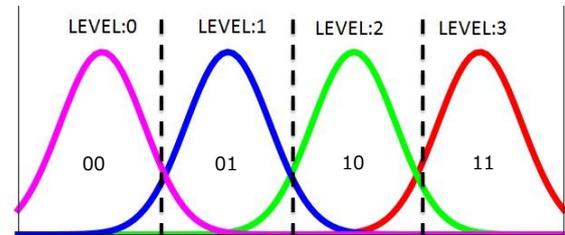
相変化メモリ (PCM) は、相変化膜の低抵抗 (セット) 状態と高抵抗 (リセット) 状態の2状態を利用して、1ビットのデータを記憶する。MLC PCMは抵抗値の間に複数の段階を作り一つのセルに複数ビットを記憶する[2]。その際に、書き込み時の抵抗値と読み出し時の抵抗値がノイズによって異なる値となり、ビットエラーが発生する場合があります。

3. 提案手法

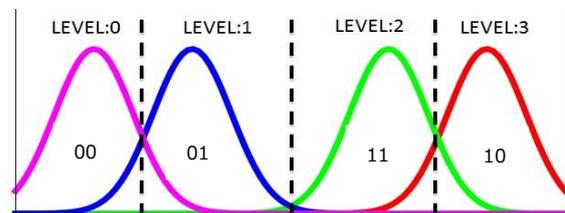
本稿では、MLC PCMの抵抗値の分布は両側切断標準正規分布に従うものとして、抵抗値の閾値を変更し、ビットエラー率の改善を図る手法を提案する。

図1(a), (b), (c)に抵抗値の閾値パターンを示す。従来手法では、(a)のように均等に閾値の間隔にもとづいて、値が記憶される[3]。以下ではこれを PTN0 と表記する。提案手法は、(b)のように中央の閾値の間隔を広くとった場合 (PTN1) と、(c)のように中央の閾値の間隔を狭くした場合 (PTN2) について検討する。PTN1の手法は中央付近のレベルにおいてのビットエラーが少なくなると期待される。また、PTN2の手法は端のレベルにおけるビットエラーが少なくなると期待される。提案手法では、

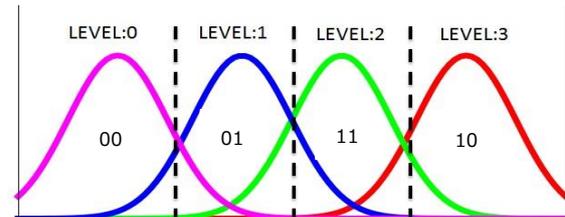
さらにグレイコードを用いて隣接するデータ値におけるエラービット数を削減する。



(a). 従来手法 (PTN0)



(b). 提案手法 1 (PTN1)



(c). 提案手法 2 (PTN2)

図1. 抵抗値の閾値パターン

4. 実験結果及び考察

シミュレーションにより提案手法による高信頼化の評価を行う。シミュレーションモデルとして、一つのセルに4ビット格納することが出来る16 (= 2⁴) レベルの MLC PCM を用いる。抵抗値の分布は標準偏差 $\sigma = 0.03$ の正規分布に従うとした。各レベルにおいて500,000回乱数を生成し、何ビットの誤りが発生したかをカウントする。

図2、及び図3に、エラービット数を横軸として、ビットエラー発生割合を縦軸にとったグ

ラフを示す。図2がグレイコードを用いない通常の2進数符号の場合であり、図3がグレイコードを用いた場合のものである。まず、図2ではPTN1を用いた際に1ビット誤りがほかのパターンと比べて多かったが、4ビット誤りははるかに少なくなった。これはLEVEL7とLEVEL8の間では1レベル異なってしまった場合に4ビットエラーとなるためである。逆にPTN2では、中央の抵抗値範囲が重なる面積が広くなり、結果的に4ビットエラーの割合が多くなった。図3では、PTN1を用いた際に全てのビットエラー数がほかのパターンに比べて減少した。従来手法に比べて、中央付近のレベルにおけるビットエラー数が減少した。抵抗値の分布は両側切断標準正規分布に従っているので、端のレベルの閾値範囲を狭くしてもビットエラー数が28%増加したが、中央付近のビットエラー数が52%減少したので、全体のビットエラー数は減少した。図2、及び図3を比較すると、1ビットエラーの割合は図3のほうが2倍近く高いが、2ビット以上のエラーは0.5%以下に抑えることが出来た。

図4に、1回のデータ記憶において発生するエラービット数の期待値を示す。グレイコードを用いたほうが、2ビット以上のエラーを発生する確率が低いので、エラービット数の期待値

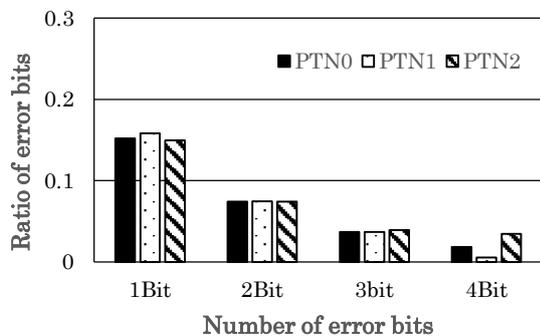


図2. 通常符号によるエラービット割合

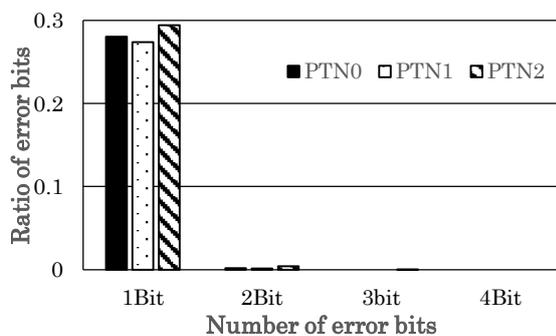


図3. グレイコードによるエラービット割合

が低くなっていることが判る。

図2、図3、及び図4より、全部で6通りの実験パターンでシミュレーションを行った。結果、PTN1に対してグレイコードを併用した手法がもっとも高い信頼度を示した。

5 まとめ

本稿では、閾値変更及びグレイコードを用いたMLC PCMの高信頼化の手法の評価を行った。閾値の間隔を均等にするよりも中央の間隔を広くとったほうが高信頼化出来ることが示された。さらに、グレイコードを用いたほうが、ビットエラーが起きにくいことも示された。今後は、閾値変更に適した非対称誤り訂正符号の適用について検討する予定である。

参考文献

- [1] B. C. Lee, E. Ipek, and O. Mutlu, "Architecting Phase Change Memory as a Scalable Dram Alternative," International Symposium on Computer Architecture, pp. 2-13, 2009.
- [2] M. K. Qureshi, V. Srinivasan, and J. A. Rivers, "Scalable High Performance Main Memory System Using Phase-Change Memory Technology," International Symposium on Computer Architecture, pp. 24-33, 2009.
- [3] B. Li, S. C. Shan, Y. Hu, and X. Li "Tolerating Noise in MLC PCM with Multi-Bit Correction Code," Pacific Rim International Symposium on Dependable Computing, pp. 226-231, 2013.

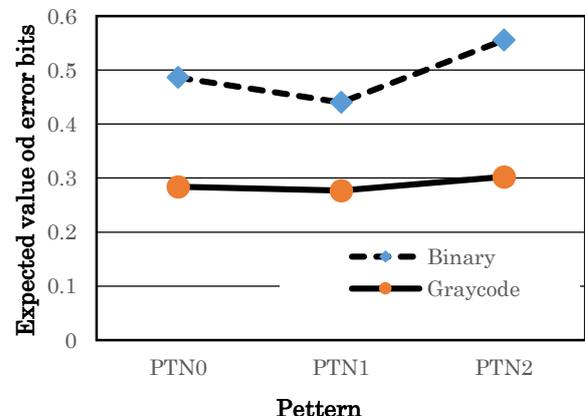


図4. エラービット数の期待値