

変調アドミタンス法によるa-InGaZnO₄とa-InSnZnO₄のMIS界面評価

日大生産工 (学部) ○五十嵐 巧 日大生産工(院) 永井 将司
日大生産工 清水 耕作

1 まえがき

近年の液晶ディスプレイや電子ペーパーには高精細な画面を作るために、非晶質InGaZnO₄ (a-IGZO)、非晶質InSnZnO₄ (a-ITZO) などを利用した酸化物半導体薄膜トランジスタが使われている。a-ITZO(2.82eV)はa-IGZO(3.02eV)よりもバンドギャップは狭い。移動度は約3倍ほど大きい。しかし両酸化物半導体薄膜トランジスタには、熱、光やNBIS (Negative Bias Illumination Stress)を与えると特性が不安定性になる。たとえば閾値がシフトする、OFF電流が上昇する問題が生じる。

本研究では、トランジスタの電流の流れと特に相関が強い伝導体の界面準位を評価する。界面準位の評価には変調アドミタンス法を用いた。本報告では、a-ITZOとa-IGZOの違いによる界面準位への影響と、各ストレス条件による界面準位密度、深さの変化について検討した結果を報告する。

2 実験方法および測定方法

2.1 試料作製

表 1に半導体層の製膜条件、表 2に測定時のNBIS条件を示す。試料の作製は、DCマグネトロンスパッタリング法を用いて、熱酸化膜付きシリコンウェハに製膜をおこなった。

表 1 製膜条件

材料	値	
	a-IGZO	a-ITZO
Ar[sccm]	100	100
O2[sccm]	1.8	3.5
製膜ガス圧[Pa]	0.5	0.5
投入電力[W]	200	100
膜厚[nm]	100	100

表 2 ストレス条件

アニール	350℃の熱に1時間
NBIS	-20Vを印加しながら 擬似太陽光を10分間照射

図 1に作製試料のエネルギーバンド図を示す。

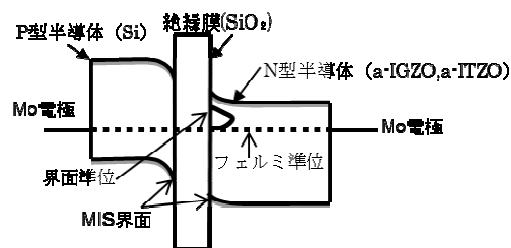


図 1 試料のバンド構造図

作製はMOSダイオード構造である。測定時は下部電極に負電圧を印加して、半導体側の信号を測定する。

2.2 変調アドミタンス法

伝導帯直下に存在する界面準位がトランジスタには致命的な影響を及ぼす。MOS構造をしている試料では、ソース・ドレイン電極に正のBiasを印加することでバンド図を下方に曲げ、高周波電圧を印加することでフェルミ準位を変調させる。それによって界面準位内のキャリアの励起と吸収が行われ、高周波における電流が発生することになる。その動きをアドミタンスシグナルといい、そのうちコンダクタンス成分を信号として測定する。

測定したコンダクタンスには界面準位の損失分が含まれているため、(1)式によって界面準位密度を算出することができる。さらに試料の温度を変化させたときのアドミタンスシグナルのピーク値から熱放出速度を算出し、アレニウスプロットを用いることによって、式(2)より界面準位深さを算出することができる。

$$N_{ss} = \frac{G/\omega}{q \times \ln(1 + \omega^2 \tau^2) / 2\omega \tau} [\text{eV}^{-1} \text{cm}^{-2}] \quad (1)$$

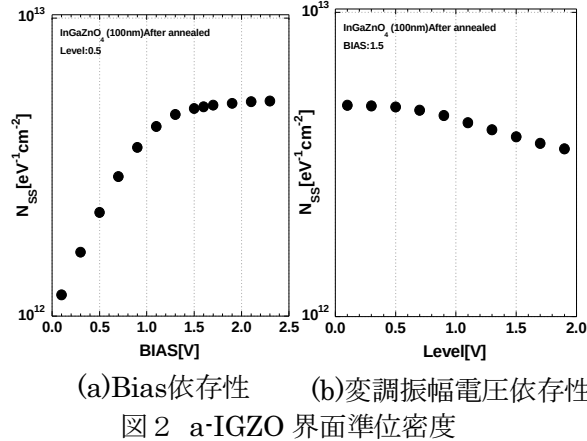
$$E_{it} = \frac{E_c - E_d}{k} \times \frac{k}{q} [\text{meV}] \quad (2)$$

a-InGaZnO₄ and a-InSnZnO₄ MIS interface evaluation by means of Modulation Admittance Measurement

Takumi IGARASHI, Koushaku SHIMIZU

3 実験結果および検討

変調アドミタンス法では測定前にBiasとLevelの最適値を決める。図2に室温時のa-IGZO界面準位密度の直流バイアスおよび変調振幅の依存性を示す。



a-IGZOでは、図2より界面準位密度のBias依存性では1.5 V時に $5.1 \times 10^{12} \text{eV}^{-1} \text{cm}^{-2}$ 付近で飽和した。変調振幅電圧依存性では0.1Vから0.5Vまでは約 $4.9 \times 10^{12} \text{eV}^{-1} \text{cm}^{-2}$ でほとんど変化せず、それよりLevelが高くなるとは密度は小さくなる傾向を示した。a-ITZOでも同様の傾向を示した。

この結果を元にa-IGZOの最適値を直流バイアス電圧を1.5V、変調振幅電圧を0.1Vと決定した。a-IGZOと同じ方法で直流バイアスを1.7V、変調電圧振幅を0.3Vに決定した。

図3に室温時のa-IGZOとa-ITZOのアニール後とNBIS直後のアドミタンスシグナルを示す。

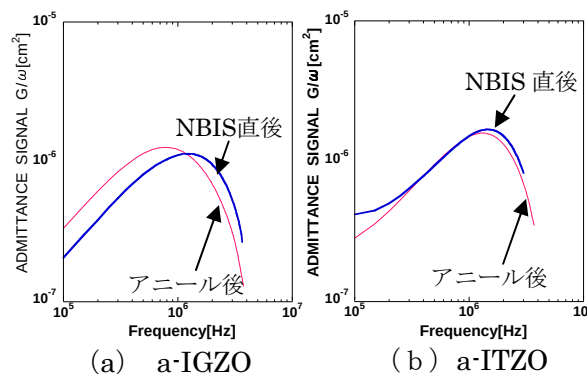


図3 アニール後とNBISの比較

a-IGZOはアニールにNBISを与えるとアドミタンスシグナルは低下した。a-ITZOはアニール後にNBISを与えるとアドミタンスシグナルは増大し、ピークは高周波数側にシフトすることがわかった。

以上の評価を温度を変化させて評価することで表3の結果を得た。

(i) a-IGZO

製膜直後の界面準位107 eVであった。アニール処理を行うとこの深さは浅い方にシフトすることがわかった。NBISを行うとこの深さは、さらに深い方へと移動する。24時間放置後は、浅い方に変化し、再度アニール処理を行うと今度は深い方へと変化する。この間準位密度は殆ど大きな変化をしない。

以上の変化の仕方は、これまでの界面準位と裾の状態の変化とを考慮すると逆の変化の傾向である。

(ii) a-ITZO

a-IGZOとほぼ同じ傾向の変化をしているが、アニール処理を行うことにより準位密度は低減していることがわかる。

4 まとめ

a-IGZOとa-ITZOの各ストレス条件の界面準位密度、深さの測定をおこなった。

測定試料のa-IGZO、a-ITZOは各ストレスを与えた際の変化については、まだ理解できていない部分が多いが、ストレスによる劣化現象とアニール処理による回復現象が観測された。また準位の深さについては、伝導帯のエッジの傾きだけではなく、そのほかの変化も合わさっていることが推測される。

今後IPES、PYSを用いてその変化をDOSの形から考察を行う予定である。

「参考文献」

- 1) E.H.NICOLLIAN and A.GOETZBERGER, The Bell System Technical Journal, 1967
- 2) 小林浩二「変調アドミタンス法を用いた絶縁膜・半導体界面の評価」(2012)
- 3) 加瀬川 彰盛「変調アドミタンス法を用いたSiO₂poly-Si界面の評価」(2012)
- 4) 刀根仁「酸化半導体InGaZnO₄-TFTにおけるギャップ内準位のデバイスへの影響」(2012)

表3 測定結果

	a-IGZO		a-ITZO	
	界面準位密度Nss[eV ⁻¹ cm ⁻²]	界面準位深さEit[meV]	界面準位密度Nss[eV ⁻¹ cm ⁻²]	界面準位深さEit[meV]
アニール前	4.37E+12	107	8.66E+12	65.3
アニール後	4.94E+12	75.9	6.31E+12	56.5
NBIS直後	4.82E+12	84.5	6.53E+12	100.5
NBIS一日後	4.76E+12	78.8	6.23E+12	84.8
アニール後:再度	4.51E+12	114.7	5.68E+12	103.9