

非晶質CuAlO₂を用いたp型薄膜トランジスタの作製と評価

日大生産工(院) ○永井 将司
日大生産工 清水 耕作

1 まえがき

情報技術の発展により、携帯電話、液晶テレビ・ノートパソコンなどの情報機器は、私達の生活に不可欠なものとなっている。人が情報機器からの情報を、目で捉えて認識する間にはディスプレイが介される。

ディスプレイを構成する画素の駆動素子に薄膜トランジスタ(TFT: Thin Film Transistor)が用いられている。現在、より高精細なディスプレイを実現するために、高電界効果移動度($10 \text{ cm}^2/\text{V} \cdot \text{s}$ 以上)と透明性の特徴を持つn型酸化物半導体TFTが駆動素子へ応用されている。しかし、透明性を持ったp型TFTは実現されていない。この実現は駆動素子と同一基板上へ周辺回路の作製とともに、透明デバイスへ応用も期待できる。

本研究では、透明太陽電池材料としても応用されているp型酸化物半導体材料のCuAlO₂(バンドギャップ $E_g \sim 3.5 \text{ eV}$)に着目し、大面積に成膜可能なスパッタリング法を用いて、室温でp型TFTの作製を検討した。本報告ではp型TFTの初期動作を報告する。

2 実験方法および測定方法

試料作製：図1に素子構造を示す。

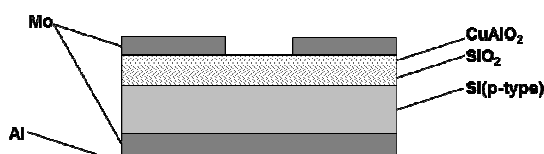


図1 素子構造

成膜方法にはDCマグネトロンスパッタリング法を用いる。基板は熱酸化膜付Si(SiO₂/Si)基板を用い、裏面はフッ酸処理をしてSiO₂を除去し裏面電極を作製する。電極材料にはMoを使用する。

SiO₂上にはCuAlO₂薄膜を成膜する。ターゲット材料にCuAlO₂焼結体($101.6 \phi \times 5 \text{ t}$)を使用する。表1にCuAlO₂薄膜の成膜条件を示す。

表1 CuAlO₂成膜条件

ターゲット		CuAlO ₂
基板(2cm角)		SiO ₂ (110nm)/Si
ターゲット-基板間距離[cm]		10.5
成膜ガス圧[Pa]		1.0
投入電力[W]		50
ガス流量	Ar[sccm]	100
	O ₂ [sccm]	0.5
膜厚[nm]		50,100,200

CuAlO₂薄膜上に、金属マスクを介して、ソース・ドレイン電極を作製する(W/L=0.2cm/0.05cm)。裏面電極へ電圧印加をするために、Agペーストを使ってAl箔を接触させゲート電極を作製し、この素子をトランジスタとする。

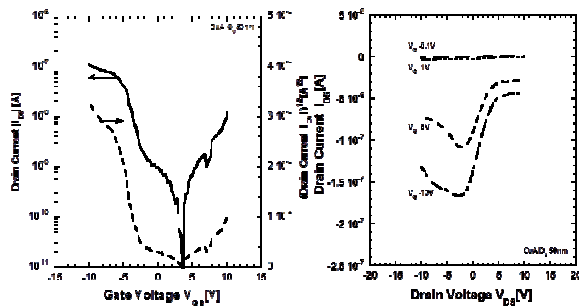
測定方法：測定は空気(大気圧)中、室温(300K)、暗所、シールドボックス内の環境下で行う。トランジスタ測定では伝達特性(ドレイン電流 I_{DS} -ゲート電圧 V_{GS})、出力特性(ドレイン電流 I_{DS} -ドレイン電圧 V_{DS})を測定する。この結果から、閾値電圧 V_{th} 、電界効果移動度 μ_{FE} 、サブスレッショルドスイング S を導出する。

3 実験結果および検討

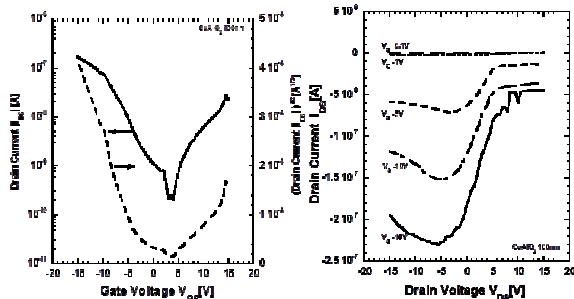
図2にCuAlO₂の膜厚を50nm、100nm、200nmと変化した時の伝達特性・出力特性を示す。

Fabrication and Characterization of The p-type Thin Film Transistor in Amorphous CuAlO₂

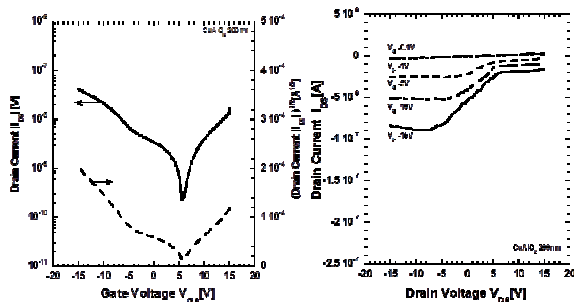
Masashi NAGAI and Kousaku SHIMIZU



(a) CuAlO₂ 50nm



(b) CuAlO₂ 100nm



(c) CuAlO₂ 200nm

図2 伝達特性(左)、出力特性(右)

スイッチング作用に関わる電界効果移動度は、作製試料のうち最も高いもので $3.20 \times 10^{-2} \text{ cm}^2/\text{V} \cdot \text{s}$ であった。主流の非晶質Si TFTの $\mu_{\text{FE}} = 1 \text{ cm}^2/(\text{V} \cdot \text{s})$ と比べると2桁も低く、S値もまだ大きい。図3, 図4にそれぞれ、CuAlO₂の可視紫外分光スペクトルとI-V特性を示す。

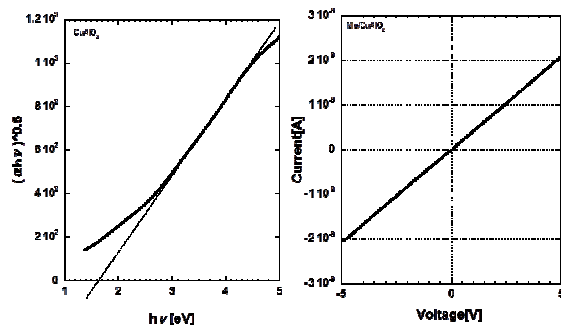


図3 可視紫外分光
スペクトル

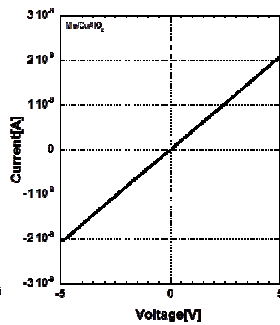


図4 I-V特性

表1の成膜条件でCuAlO₂単膜特性を調べた結果、電気伝導率 $\sigma = 8.02 \times 10^{-6} [\text{S}/\text{cm}]$ 、 $E_g = 1.70 \text{ eV}$ であった。CuAlO₂は $E_g \sim 3.5 \text{ eV}$ と報告されているが、測定結果は可視光領域に対して透明性を示さない値であった。

作製した素子構造では、半導体中の抵抗・金属-半導体のオーミック抵抗・ゲート絶縁膜-半導体の接合界面抵抗などの影響がある。

膜厚依存性をみることでチャネル層に対する検討をおこなった。素子の作製方法にスパッタリング法を利用した。このためCuAlO₂は非晶質状態を示す可能性が高い。膜厚が厚くなると μ_{FE} が低下していき、チャネル層へ誘起されたキャリアが膜内で捕えられ、移動が妨げられているといえる。また、膜厚が厚くなるとS値は増加した。半導体-ゲート絶縁膜界面でキャリアが捉えられ、 I_{DS} として外部に電流を取り出すまでに、 V_{GS} が余計に必要なったのではないだろうか。

4 まとめ

本研究では、酸化物半導体にCuAlO₂を用いて、スパッタリング法により、室温でp型薄膜トランジスタの作製をおこなった。

作製素子がゲート電圧でキャリアの制御を行う動作を確認し、初期動作が達成できた。スパッタリング法での作製は大面積基板への素子の作製、室温作製では安価な基板やフレキシブル基板の利用、低エネルギーでの作製が期待される。スパッタリング法で作製をしたためCuAlO₂は非晶質の可能性が高く、 E_g は 1.70 eV であった。成膜時に副生成物の影響を受けているのではないだろうか。CuAlO₂薄膜の作製方法を検討、チャネル層の特性向上を図る必要がある。

膜厚依存性を検討した結果、膜厚を薄くすると μ_{FE} は高く、S値は低くなっていくが、出力は安定しない。膜厚を厚くすると、出力は安定するが、 μ_{FE} は低く、S値は大きくなる。このことから、膜厚を100nmとしたときが最適と判断した。今後はチャネル層のパターンニングをおこない、ガラス基板上でのトランジスタ作製が望まれる。

「参考文献」

- 1) 薄膜デバイス研究会、薄膜トランジスタ、コロナ社、2010
- 2) S.M.Sze、半導体デバイス、産業図書
- 3) 石原 宏、MOSトランジスタの動作原理、応用物理 第67巻 第4号(1998)
- 4) 小野 瀬 匡彦、酸化物半導体 InGaZnO₄/CuAlO₂接合の作製と評価、2011