

ドントケア抽出技術を用いたテスト圧縮の一考察

日大生産工(学部) ○宇佐美 龍哉

日大生産工 細川 利典

1 0 1 1) というテストパターン一つと等価であることがわかる。

1. はじめに

今日, VLSI の回路規模が増大するに従い, そのテストにかかる費用, テストコストも比例して増大している. (1)その増大するテストコストを抑えるために, テストパターンの効率的な生成, 圧縮, テスト対象回路のテスト生成を容易にするためのテスト容易化設計など, 回路, テストパターンそれぞれの視点からのアプローチを持って研究が行われてきている.

本研究は前述のうち, テストパターンからのアプローチに基づくものである. テストパターンに対する従来の要求は, 単一縮退故障に対する高い故障検出効率を得ることであった. しかし VLSI の複雑化に伴い単一縮退故障とは異なる故障モデルに対する故障検出, またはテストパターン数の削減などが求められるようになってきている. 本稿では, 故障検出効率を変化させずにテストパターン中にドントケアを多数発生させることができれば, テストパターンに縮退故障検出以外の新たな特性を持たせることが可能になると考えられる.

本稿では, テストパターン中に潜在的に存在するドントケアを抽出する方法を提案する.

2. ドントケア抽出技術

2. 1. ドントケア

ドントケアとは, テストパターン中において対象となる故障を検出するのに必要のない論理値 (1 又は 0) である. テストパターン圧縮においては, (1 1 0 X X) と (X 1 0 1 1) の 2 つのパターンは圧縮可能(2)で, (1

2. 2. 問題定式化

本稿では, 以下の問題を対象として, 解を求めることでテストパターン中に潜在的に存在するドントケアを求める.

=問題=

テストパターン集合 T が与えられたとき下記 1~3 のような特性を持ったドントケアを含むテストパターン T' を導出することを考える.

- 1 : T' は T を被覆する
- 2 : T' と T の縮退故障検出率は等しい
- 3 : T' はできるだけ多くのドントケアを含む

以上の問題は, すべて組み合わせ回路に対するテストパターンに適用されるものとする.

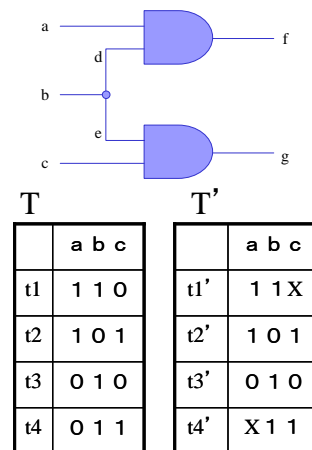


図 1 : 回路例とテストパターンの例

＝問題例と解例＝

図 1 に表された回路とテストパターンに対して、ドントケア抽出を行ってみる。

T, T' はテストパターン集合とすると、はじめに T が与えられ、T' はドントケア抽出を実行した後得られる解の一つである。図より、テストパターン t1 は a/0, b/0, c/1 を検出することがわかる。

a/0 は t1 の必須故障であるため、t1 によって検出されなければならないのに対して、c/1 は t3 によっても検出される。そのため、t1 中の c/1 を検出するのに必要な c の値はドントケアとみなすことができる。

また、t4 の a の値は a/1 を検出するが、a/1 は t3 のパターンでも検出することができる。そのため t4 の a の値はドントケアにできる。t4 の b, c の値は、g/1 を検出するのに必要であるため (g/1 は t4 の必須故障) ドントケアには出来ない。

2. 3. ドントケア抽出のアルゴリズム

- 1 : テストパターンに対して故障シミュレーションを適用し、故障リストと必須故障リストを作成する。必須故障リストとは、テストパターン集合のうちただひとつのパターンでのみ見つかる故障をリストにしたものである。
- 2 : 必須故障を検出するような内部信号値を求め、テストパターンを決定する。
- 3 : 対象となる故障以外の故障を検出するかどうかを調べるため、故障シミュレーションを実行する。
- 4 : 未検出故障を故障シミュレーションを用いて検出する。
- 5 : 4 で求めた未検出故障を検出するような内部信号値を求め、テストパターンを決定する。
- 6 : 対象となる故障以外の故障を検出するかどうかを調べるため故障シミュレーションを実行する。

以上の手順を繰り返し適応することでドントケアを抽出する。

次に、ドントケア抽出手法の中で用いられる内部信号値を計算する手法について説明する

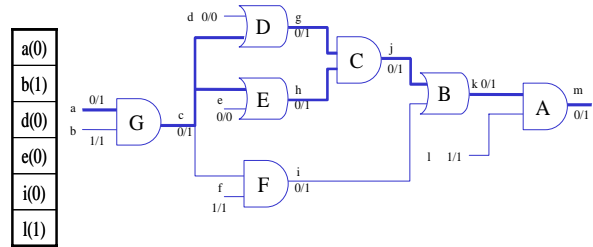


図 2 : 内部信号値計算の例

図 2 は信号線 a の 1 縮退故障を例に、そのときの内部信号値を出力側から、伝搬経路をたどりながら内部信号値をスタックに保存していく様子を表したものである。

内部信号値の計算時に、伝搬経路をさかのぼるためには、以下の 3 つの規則に従う。

- 1 : ゲートの入力のうち一つだけに故障が伝搬している場合は、その入力のみ遡り、他のゲートの論理値をスタックに保存する。
- 2 : 故障が複数のゲート入力から出力に伝搬しており出力の正常値が非制御値の場合、故障が伝搬しているゲート入力を一つ選んで遡り選択しなかった入力の正常値をスタックに保存する。
- 3 : 故障が複数のゲート入力から出力に伝搬しており出力の正常値が制御値の場合、故障が伝搬している全てのゲート入力を遡り、故障の伝搬していないゲート入力の値をスタックに保存する。

このスタックに保存された信号値を利用し、ドントケアを含むテストパターンを作成する。

3. テストパターンの静的圧縮

3. 1. 圧縮演算

今回、ドントケア抽出技術の応用題材の一つとして、テストパターンの静的圧縮を挙げる。本稿 2 章でも述べたが、(1 1 0 X X) と (X 1 0 1 1) のテストパターンのように X を 1or0

の任意の値とみなして考える。そして、その二つのテストパターンが一致する場合に、二つのテストパターンは圧縮可能であるという。

演算規則を表1に示す。この技術を用いて、テストパターンを圧縮する。

表1：圧縮演算の規則

	0	1	X
0	0	ϕ	0
1	ϕ	1	1
X	0	1	X

この表に従い、テストパターン同士で圧縮演算を行い、結果に ϕ を含まなければ圧縮可能である。

3. 2. 圧縮アルゴリズム

あるテスト集合 T の要素ごとに圧縮可能であるか否かを表現した無向グラフを圧縮可能グラフという。圧縮可能グラフ $G(V,E)$ は、頂点 $v(\in V)$ はテストパターンを表し、辺 $(u,v \mid u \neq v, \in E)$ は、 u,v に相当するテストパターンが、圧縮可能であることを示す

以下にその例を示す。例えば、頂点4に相当するテストパターンは、頂点1,2,3,6に相当するテストパターンと圧縮可能であることを表している。

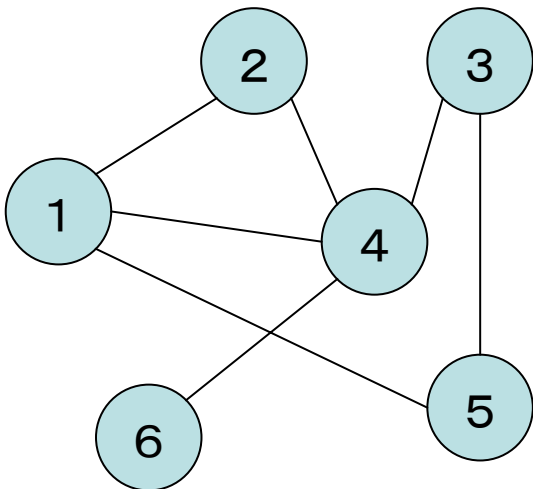


図3：圧縮可能グラフ

このグラフを入力にして、最小クリーク分割問題として解を求める。クリークとは、部分的な完全グラフであり最小個のクリークに、与えられた元のグラフを分割する問題を最小クリーク分割問題という。すなわち、クリーク中のテストパターンを圧縮して、クリーク数分のテストパターンを生成する。

4. 実験

本稿では、ドントケア抽出の有用性を検討する前段階としての実験を行う。通常のテスト生成時に発生するドントケアをランダムな値で生めず、そのままにしたテストパターンを用いる。前述のテストパターンの静的圧縮技術を用いて、テストパターン数の圧縮率を評価した。実験では ISCAS'85 の回路を用いて、実験を行う。(表2)

この結果より c2670, c5315 といった、全パターンに対してドントケアを含む割合が多いテストパターンでは、非常に高い圧縮率を得ることができる。そのため、テストパターンから多数のドントケアを抽出することが出来れば、より高い圧縮率を望むことができる。

表2：実験結果

	#Xs	#before patterns	#after patterns	%Reduction
c880	17743	362	91	25.1%
c1355	202	79	77	97.5%
c1908	5045	290	210	72.4%
c2670	164885	751	175	23.3%
c3540	27097	733	268	36.6%
c5315	229864	1374	227	16.5%
c6288	2785	263	84	31.9%
c7552	169258	941	412	43.8%

5. おわりに

本稿では、テストコストの削減ならびにその

他の利用価値があると考えたため、ドントケア抽出手法を提案した。実験では静的圧縮を応用分野とし、ドントケアを含むテストパターンでの効果を評価した。その結果テスト圧縮について効果的であることがわかった。今後ドントケア抽出プログラムを実装することで、より多数のドントケアを抽出できる可能性がある。そのため、テスト圧縮に対してさらなる効果が期待できる。

「参考文献」

- 1)ToshinoriHosokawa,MasayoshiYoshimura, and Mitsuyasu Ohta. Novel DFT Strategies Using Full/Partial Scan Designs and Test Point Insertion to Reduce Test Application Time. IEICE A publication of the engineering sciences society, 2001 Nov.
- 2)Niraj jha and Sandeep Gupta,“Testing of Digital Systems,”Cambridge university Press, 2002