

ニューラルネットワークを用いた高消費電力フリップフロップ組合せ集合の推定

日大生産工 (学部) ○平間 勇貴 日大生産工 細川 利典
京都産業大学コンピュータ理工学部 吉村 正義

1 はじめに

近年、半導体の微細化技術の進歩に伴い、大規模集積回路 (Large Scale Integrated circuits : LSI) の集積度が増大している。また、低消費電力化のために機能動作時には、回路の一部のみを動作させる設計がなされている。一方、LSI のテスト時には、低コスト化のために回路全体を動作させるので、テスト時消費電力の増大が問題となっている。

LSI のテストでは、テスト容易性向上による効率化のためにスキャン設計が施される場合が多い。スキャン設計回路のテストでは、LoC(Launch-on-Capture) ベース [1] の実速度スキャンテストが普及している。実速度スキャンテストでは、全てのフリップフロップ (Flip Flop : FF) はシフト動作とキャプチャ動作の2つのモードで動作するスキャン FF に置き換えられる。シフトモードではテストベクトルをスキャンフロップフロップに印加するシフトイン操作と、組合せ回路部のテスト応答を観測するシフトアウト操作のために利用される。また、キャプチャモードでは、スキャン FF は通常の FF と同様にテスト応答を格納する動作をする。

LoC ベースの実速度スキャンテストにおける消費電力は、シフト時消費電力とキャプチャ時消費電力に分類することができる。シフト時消費電力は、テストパベクトルの印加とテスト応答の観測の際にスキャン FF に多くの論理値遷移が発生する際の消費電力である。過度のシフト時消費電力は回路の発熱に繋がり、回路の熱破壊問題を引き起こす可能性がある。一方、キャプチャ時消費電力は、実速度で回路を動作させ回路内のゲートに論理値遷移が発生する際の消費電力である。過度のキャプチャ時消費電力は過度の IR ドロップ [2] を引き起こす可能性がある。それゆえ、誤テストにより歩留まり損失の原因となる。

本論文では、キャプチャ時消費電力問題に着目する。2 サイクル目のキャプチャ時消費電力削減において、キャプチャ動作時の信号遷移数 (Launch Switching Activity : LSA) を削減することが非常に重要である。キャプチャ時消費電力削減のための手法は多数提案されており [3-8]、それらは一般に、テストベクトル変更による手法 [3-6] と再テスト生成による手法 [7,8] に分類することができる。

テストベクトル変更による手法では、ドントケア (Don't care : X) 判定 [3] と、X 割当て [4-6] を組み合わせた手法が提案されている。X 判定においてテストベクトル中の故

障検出に関係しないビットを X に変更し、テストキューブを生成する。次に、X 割当てにおいてテストキューブ中の X に低消費電力化のための論理値を割り当てる。X 判定による手法は、低消費電力な X 割当てを効果的に行うために、1 つのテストキューブで検出可能な故障数を平均化する手法 [3] が提案されている。また、X 割当てによる手法は、正当化や含意操作などの決定的アルゴリズムを用いてテストキューブ中の X に低消費電力になるように論理値を割り当てる LCP-FILL [4]、確率計算を用いてテストキューブ中の X に低消費電力になるように 0 や 1 を割当てる Preferred-FILL [5]、その両方の手法を組み合わせた JP-FILL [6] などが挙げられる。これらの手法は、キャプチャ動作時の FF の遷移数を削減することで、キャプチャ時消費電力を削減することを目的としている。しかしながら、文献 [4-6] では FF の遷移の影響は FF 間で独立であるとみなして X 割当てを行っている。文献 [9] で解析した FF 同士の遷移の相関関係の結果は、使用したランダムパターンに依存している可能性があり、より精度の高い解析が求められる。

本論文では、ニューラルネットワークを用いて高消費電力 FF の組合せ集合を分類する手法を提案する。提案手法では、ニューラルネットワークを用いて FF の遷移情報から、論理シミュレーションを用いた WSA 計算を用いる方法と比較して、高速で汎用的な分類が期待できる。

本論文の構成は以下のとおりである。第 2 章では、キャプチャ時消費電力について説明する。第 3 章では、ニューラルネットワークによるクラス分類の手法について説明する。第 4 章では、提案手法であるニューラルネットワークを用いた高消費電力 FF 組合せ集合の推定手法について説明する。第 5 章では、実験結果を示し、第 6 章では、本論文のまとめと今後の課題について述べる。

2 キャプチャ時消費電力の見積もり

本章では、キャプチャ時消費電力の見積もりについて説明する。提案手法は、キャプチャ時消費電力の削減を目標としている。回路の消費電力を正確に計算する場合、電源電圧やクロック周波数、ゲートの負荷容量など様々な要素が必要となる [10]。提案手法ではそれらの要素を考慮していないため、回路のスイッチング動作との相関が強く計算が容易な重み付き信号遷移確率 (Weighted Switching Activity

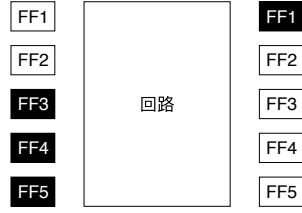


図1 TFI

: WSA) [11] を用いる。WSA は式 (1) で与えられる。

$$WSA(v_i) = \sum_{j=1}^G tran(g_j) \times (1 + fanout(g_j)) \quad (1)$$

式 (1) において、 G は回路中のすべてのゲート数を表す。 $tran(g_i)$ はゲート g_i の遷移関数であり、 g_i に遷移が発生した場合は 1、それ以外は 0 を返す関数である。 $fanout(g_i)$ はゲート g_i の分岐先信号線数を表す。1 は遷移が発生したゲートの出力信号線の重み付けのために使用される。

本論文では、キャプチャ時消費電力が閾値以下のテストベクトルをキャプチャセーフテストベクトル [7]、閾値を超えるテストベクトルをキャプチャアンセーフテストベクトル [7] と定義する。また、初期テスト集合においてキャプチャアンセーフテストベクトルのみで検出可能な故障をアンセーフ故障 [7] [7]、それ以外の故障をセーフ故障 [7] と定義する。

3 ニューラルネットワークによるクラス分類

提案手法では、ニューラルネットワークを用いて遷移する FF の組合せと消費電力の関係を推定する。

3.1 学習データの作成

本論文では、FF 間の相関を考慮するため、FF の組合せ集合に着目する。そのため、ここで FF の組合せの集合を定義する。まず、LoC ベースの実速度スキャンテストにおける 1 時刻分の組合せ回路を想定する。次に、各 FF に 1 時刻で到達可能な FF を探索する。具体的には、1 時刻分の組合せ回路において各 FF の TFI(Transitive Fan-In : TFI) に存在する FF の集合が、FF の組合せ集合の要素となる。例えば、 FF_1 の TFI 内に FF_3, FF_4, FF_5 が存在するとき (図 1), FF_1 に対する FF 集合は $\{FF_3, FF_4, FF_5\}$ となる。同様に、すべての FF に対して TFI に含まれる FF を探索し、FF 組合せ集合を生成する。

3.2 ニューラルネットワークの設計

入力層のノード数は回路の FF 数とし、そこに設定する値は、FF が遷移する場合は 1、遷移しない場合は 0 である。出力層のノード数は 2 つとする。入力層で 1 とされた FF が遷移したときの消費電力の見積もり結果が WSA 閾値以下 (キャプチャセーフ) の場合は 01, WSA 閾値を超える (キャプチャアンセーフ) の場合は 10 が出力層の値となる。フロップフロップの遷移情報 01001 が与えられたとき、5 つの FF のうち FF_2 と FF_5 が遷移することを意味し、入力層には $(x_1, x_2, x_3, x_4, x_5) = (0, 1, 0, 0, 1)$ が設定される。また、この組合せの FF が遷移するとき消費電力見積もりが WSA 閾値を超えると予想される場合、出力層の値

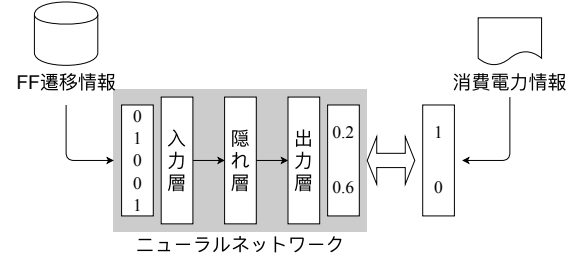


図2 ニューラルネットワークの学習

は $(y_1, y_2) = (1, 0)$ となる。本論文では、このようなモデルにおけるクラス分類について考える。

4 ニューラルネットワークを用いた高消費電力 FF 組合せ集合の推定手法

本章では、提案手法であるニューラルネットワークを用いた高消費電力 FF 組合せ集合の推定手法について説明する。

4.1 提案手法の概要

提案するニューラルネットワークを用いた高消費電力 FF 組合せ集合の分類手法では、ニューラルネットワークによって、遷移する FF の組合せ集合から遷移した際の消費電力を推定する。この結果をもとに X 割当てやテスト生成を行うことで、キャプチャ時消費電力を抑えたテストベクトルの生成を効果的に行うことができると考えられる。

提案手法では、まずそれぞれの FF に対して、どの FF が遷移したら、その影響でどの FF が遷移するかについて検討する。まず、各 FF の推移的ファンイン (Transitive Fan-In : TFI) に含まれる FF を求める。こうして、FF の組合せ集合が求まる。このデータが、ニューラルネットワークの入力データとなる。次に、対象回路に対して全テストベクトルの論理シミュレーションと WSA 計算を行い、上で求めた FF の組合せの遷移が発生するときの消費電力の予測データが得られる。このデータが、ニューラルネットワークの教師データとなる。

ここまでで得られたデータをもとにニューラルネットワークのモデルを構築し学習を行う。図 2 にニューラルネットワークの学習の概要を示す。FF の遷移情報を学習データとする。また、その組合せの FF が遷移する際の消費電力の情報を教師データとする。これらの学習データと教師データニューラルネットワークに与え、学習を行う。本手法では、学習方法として Adam Optimizer [12] を用いる。次に、学習が完了したニューラルネットワークを用いて、FF の遷移情報から消費電力を予測する。この処理の概要を図 3 に示す。ニューラルネットワークの入力層に FF の遷移情報を与えると、そのときの高消費電力かどうかの判定が出力される。その結果をもとに、学習モデルの妥当性を検討する。

4.2 遷移する FF に対する消費電力の推測

提案手法では、ニューラルネットワークのモデルを構築してテストベクトルのクラス分類を行う。まず、与えられたテストベクトルと遷移情報に対してランダムオーバーサンプリング [13] を行い、学習に適したデータセットを生成

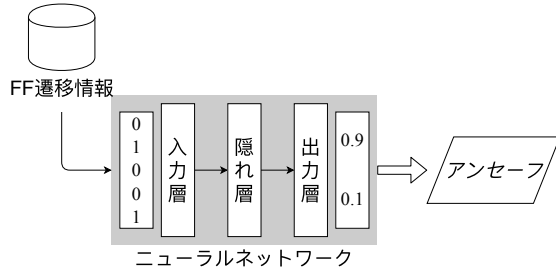


図3 テストベクトルの分類

```

C: Circuit data
T: Test Set
e: Number of Epochs
1: procedure FF SET CLASSIFICATION(C, T, e)
2:   F ← Find FF(C)
3:   for i = 1, 2, ..., length(F) do
4:     Fc ← Fc + Find TFI(C[i])
5:   end for
6:   Fc ← Unique(Fc)
7:   Dsim ← Logic Simulation(C, T)
8:   Dtrans ← Analysis Transition Effects(Dsim)
9:   Dpower ← Judge WSA(Dsim)
10:  for i = 1, 2, ..., length(Dsim) do
11:    if Dtrans[i] in Fc then
12:      X ← X + Dtrans[i]
13:      Y ← Y + Dpower[i]
14:    end if
15:  end for
16:  N ← NN Training(N, X, Y, e)
17:  R ← NN Testing(N, X, Y)
18:  return R
19: end procedure

```

図4 提案手法

する。

次に、ニューラルネットワークのモデルを構築する。入力層-隠れ層と隠れ層-出力層の活性化関数は式 (2) に定義される ReLU 関数 [14] を用いる。

$$f(x) = \max(0, x) \quad (2)$$

損失関数は、softmax cross entropy loss [15] を用いる。最適化手法は Adam Optimizer [12] を用いる。

4.3 ニューラルネットワークを用いた高消費電力 FF 組合せ集合の分類アルゴリズム

アルゴリズム 4 に、提案手法の全体アルゴリズムを示す。C は回路データである。T はテスト集合である。また、e はニューラルネットワークの学習のエポック数である。まず、回路情報 C から、回路に存在する FF を抽出する (行 2)。全ての FF に対して (行 3)、各 FF の TFI に含まれる FF_c を求める (行 4)。次に、求めた F_c の重複を取り除く (行 6)。ここまでで、各 FF の TFI に含まれる FF 集合が求まる。

次に、C と T を用いて論理シミュレーションを行い、シミュレーション結果データ D_{sim} を得る (行 7)。 D_{sim} より、各テストベクトルにおける FF の遷移情報 D_{trans} を求める (行 8)。また、そのテストベクトルにおける消費電力を WSA によって推測し、このテストベクトルがキャプチャセーフテストベクトルかキャプチャアンセーフテストベクトルかどうかを判定し、 D_{power} に格納する (行 9)。

次に、 D_{sim} の全要素に対して処理を行う (行 10)。もし D_{sim} のときに遷移する FF のパターンが F_c 内にあれば (行 11)、ニューラルネットワークの入力データ X に FF 遷移情

報 D_{trans} の要素を追加する (行 12)。また、ニューラルネットワークの教師データ Y に消費電力の情報 D_{power} の要素を追加する (行 13)。

そして、ニューラルネットワーク N に X と Y を入力し、e 回学習を行う (行 16)。学習が完了したニューラルネットワーク N に再びテストベクトル集合 X とラベル集合 Y を入力してテストベクトルの分類を行い (行 18)、分類結果 R を返す (行 17)。以上が提案アルゴリズムである。

5 実験結果

提案手法に基づき実験を行った。学習用データセットの作成は C 言語を用いた。対象回路は、ISCAS'89 ベンチマーク回路を用いた。

まず、学習用データセットの作成を行った。小規模回路に対し、全テストベクトルについてデータを作成し、データセットの作成を試みた。提案手法の 16 行目までの処理を行い、生成されたデータの分析を行った (表 1)。得られた学習データの量はニューラルネットワークの学習には不十分である。また、FF 遷移情報データにおいて、同じ遷移パターンになるテストベクトルについて WSA 計算の結果が高消費電力のものと低消費電力のものが混在する場合があった。この場合、その遷移パターンのときには高消費電力であるものとして処理を行った。同じ遷移パターンで高消費電力の場合と低消費電力の学習データの場合の両方となる結果がほとんどであったため、学習データの内容もすべて高消費電力のものになってしまった。このように、小規模回路では有効な学習用データセットの作成を行うことができなかった。

次に、前述の実験にくらべて大きな回路において、ランダムなテストベクトルを 10000 個生成し、データセットの作成を試みた。これらの回路は全テストベクトルの生成が現実的でない規模のものである。

小規模回路の場合と同様の分析を行った (表 2)。この実験では、学習データ数がすべて 0 件になってしまった。論理シミュレーションに基づく FF 遷移情報データの中から各 FF に到達可能な FF 集合のデータに含まれるパターンを抽出する際に、全く抽出できていない。これは、ランダムパターンを用いると大量の FF が遷移するものの、各 FF に到達可能な FF 集合のデータには少数の FF が遷移するパターンしかなく、抽出の際にマッチしなかったためと考えられる。大規模回路においても、有効な学習用データセットの作成を行えなかった。

6 おわりに

本論文では、ニューラルネットワークを用いた高消費電力 FF 組合せ集合の推定手法を提案した。しかし、提案手法では高消費電力の FF 組合せ集合を推定するための有効な学習データを得ることができなかった。実際には同時に多くの FF が遷移するものの、提案手法ではただ 1 つの FF に到達可能な FF のみという少数の FF のみに着目していたためと考えられる。そのため、回路の実際の動作に見合った仮説を立てる必要があるといえる。

表1 小規模回路におけるFFの遷移と消費電力の関係

回路名	FF数	テストベクトル数	遷移情報数	TFI集合の要素数	学習データ数
s208	8	524288	256	8	8
s298	14	131072	16384	13	13
s344	15	16777216	32769	12	12
s349	15	16777216	32768	12	12
s382	21	16777216	2081424	21	95
s386	6	8192	64	1	1

表2 大規模回路におけるFFの遷移と消費電力の関係

回路名	FF数	テストベクトル数	遷移情報数	TFI集合の要素数	学習データ数
s5378	214	10000	10000	103	0
s9234	307	10000	0	0	0
s13207	700	10000	317	489	0
s15850	611	10000	10000	545	0
s35932	1763	10000	575	1728	0
s38417	1636	10000	1086	1260	0
s38584	1452	10000	10000	1386	0

参考文献

- [1] S. J. and S. Patil, "Scan-based transition test," *IEEE Trans. Comput. Aided Design Int. Circuits & Syst.*, vol. 13, no. 8, pp. 1054–1067, 1994.
- [2] T. Yoshida and M. Watati, "A New Approach for Low Power Scan Testing," *International Test Conference*, pp. 480–487, 2003.
- [3] K. Miyase, K. Node, H. Ito, K. Hatayama, T. Aikyo, Y. Yamato, H. Furukawa, X. Wen, and S. Kajihara, "Effective IR-Drop Reduction in At-Speed Scan Testing Using Distribution-Controlling X-Identification," *IEEE/ACM International Conference on Computer-Aided Design*, pp. 52–58, 2008.
- [4] X. Wen, Y. Yamashita, S. Kajihara, L. T. Wang, K. Saluja, and K. Kinoshita, "A New Method for Low-Capture-Power Test Generation for Scan Testing," *IEICE Trans. Inf. & Syst.*, vol. E89-D, no. 5, pp. 1679–1686, 2006.
- [5] S. Remersaro, X. Lin, Z. Zhang, S. M. Reddy, I. Pomeranz, and J. Rajski, "Preferred Fill: A Scalable Method to Reduce Capture Power for Scan Based Designs," *Proc. ITC*, paper 32.2, 2006.
- [6] X. Wen, K. Miyase, S. Kajihara, T. Suzuki, Y. Yamato, P. Girard, Y. Ohsumi, and L. T. Wang, "A Novel Scheme to Reduce Power Supply Noise for High-Quality At-Speed Scan Testing," *Proc. ITC*, paper 25.1, 2007.
- [7] X. Wen, K. Miyase, S. Kajihara, H. Furukawa, Y. Yamato, A. Takashima, K. Noda, H. Ito, K. Hatayama, T. Aikyo, and K. K. Saluja, "A Capture-Safe Test Generation Scheme for At-Speed Scan Testing," *Proc. ETS*, pp. 55–60, 2008.
- [8] T. Hosokawa, A. Hirai, Y. Yamauchi, and M. Arai, "A Low Capture Power Test Generation Method Based on Capture Safe Test Vector Manipulation," *IEICE Trans. Inf. & Syst.*, vol. E100-D, no. 9, pp. 2118–2125, 2017.
- [9] 高橋 慶安, 山崎 紘史, 細川 利典, 吉村 正義, "SAT を用いた低キャプチャ電力指向ドントケア割当て法 (ディベンダブルコンピューティング)," *電子情報通信学会技術研究報告 = IEICE technical report : 信学技報*, vol. 113, no. 430, pp. 25–30, 2014.
- [10] S. Wang, K. Fu, and K. S. Li, "Low peak power ATPG for n-detection test," in *2009 IEEE International Symposium on Circuits and Systems*, pp. 1993–1996, 2009.
- [11] S. Gerstendorfer and H.-J. Wunderlich, "Minimized power consumption for scan-based BIST," *Proc. International Test Conference*, pp. 77–84, 1999.
- [12] D. P. Kingma and J. Ba, "Adam: A method for stochastic optimization," *arXiv preprint arXiv:1412.6980*, 2014.
- [13] H. He and E. A. Garcia, "Learning from Imbalanced Data," *IEEE Transactions on Knowledge and Data Engineering*, vol. 21, no. 9, pp. 1263–1284, 2009.
- [14] Y. LeCun, Y. Bengio, and G. Hinton, "Deep learning," *Nature*, vol. 521, pp. 436–444, 2015.
- [15] Google, "tf.nn.softmax_cross_entropy_with_logits_v2 | TensorFlow Core r1.14," 2019. https://www.tensorflow.org/versions/r1.14/api_docs/python/tf/nn/softmax_cross_entropy_with_logits_v2.