

シリコンヘテロジャンクション太陽電池の高性能化

日大生産工 (院) ○染谷 優太 日大生産工 清水 耕作

1 背景

高性能な太陽電池の製作を目指している。しかし、結晶-非晶質界面の欠陥が性能を下げる原因である。ここで結晶シリコンに原子状水素の照射を行い、結晶シリコンにある界面欠陥の水素終端、または不純物の除去を行う。これにより結晶-非晶質界面の欠陥を減少させ、高効率化を目指している。

2 目的

原子状水素を成膜前の結晶シリコンに供給し、水素クリーニングを行った。その後、各作製条件の素子作製を行い、ダイオード特性から水素クリーニング効果を検討した。また界面評価の比較をする上で積層させる材料を変えた素子作製も行う。

3 実験方法

3.1 水素クリーニング

図1に水素クリーニングの概念図を示す。成膜前にホットワイヤー室で結晶シリコンの水素クリーニングを行い、界面欠陥を減少さ

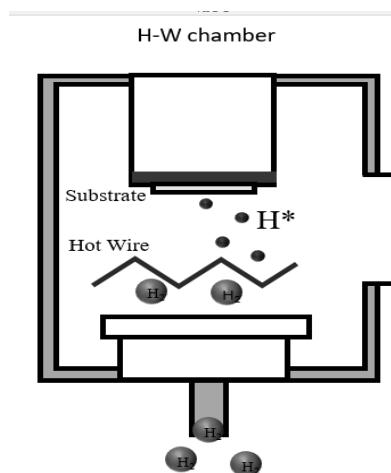


図1 水素クリーニング原理図

せることによってリーク電流を抑えることができると考えている。

3.2 原子状水素供給スパッタ法

図2に成膜装置の概念図を示す。ホットワイヤー室に水素を供給し、800~1000°Cで加熱されたホットワイヤーで原子状水素 H^* を生成し、スパッタ雰囲気中に供給しながら成膜を行うことにより、ダングリングボンドを減少させる。これにより高性能な非晶質シリコン薄膜を得ることができる。

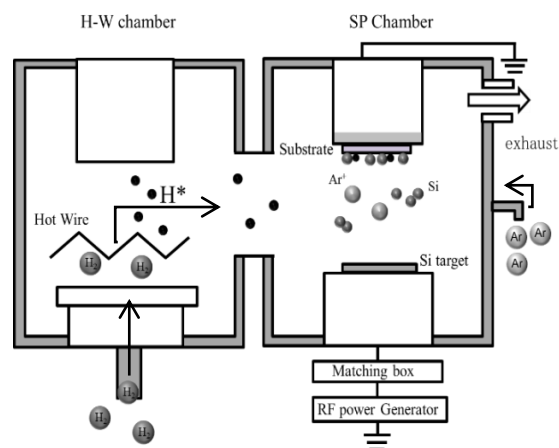


図2 原子状水素供給スパッタ法概念図

3.3 変調アドミタンス法

変調アドミタンス法は MOS 構造に対して交流電圧を印加し、界面付近のフェルミ準位を上下させることで界面準位での電子の励起吸収を発生させ、この時の信号を測定することで伝導帯、価電子帯付近の界面準位の評価を行う MOS 構造を等価回路で表すことで図

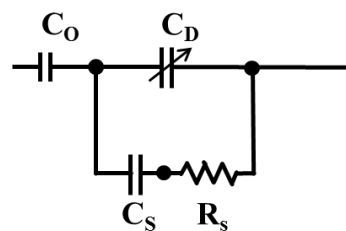


図3 等価回路

3 になる。ただし R_s 界面準位抵抗、 C_s 界面準位容量、 C_D 半導体容量とする。

更にこれを R-C 並列回路に置き換えることで図 4 の回路にすることが出来る。ここで G_p 合成コンダクタンス、 C_p 合成容量である。

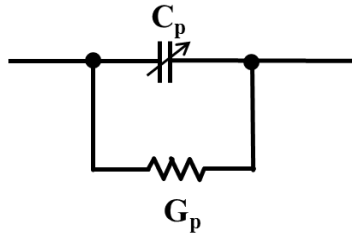


図 4 等価回路

ここで図 4 における合成アドミタンスは次の(1)式で表すことが出来る。

$$Y_{ss} = G_p + j\omega C_p \dots(1)$$

さらに界面準位での電子の励起吸収の理論式は(2)式のように表すことが出来る。ただし N_{ss} 界面準位密度、 q 電荷素量である。

$$Y_{ss} = \frac{qN_{ss}}{2\tau} \ln(1 + \omega^2 \tau^2) + j \frac{qN_{ss}}{2\tau} \arctan(\omega\tau) \dots(2)$$

この回路での共振発生時、(1)、(2)式での虚数成分は 0 であるのでコンダクタンスは(3)式のようになる。

$$\frac{G_p}{\omega} = \frac{qN_{ss}}{2\omega\tau} \ln(1 + \omega^2 \tau^2) \dots(3)$$

(3)式より界面準位密度を算出できる。

続いて界面準位深さは界面準位における電子の熱放出の理論式から(4)式が導ける。ただし k :ボルツマン定数、 σ_n :キャリア捕獲断面積、 A^* :リチャードソン定数とする。

$$\ln\left(\frac{e_n}{T^2}\right) = \frac{E_c - E_t}{k} \frac{1}{T} + \ln\left(A^* \cdot \frac{2}{q} \cdot \sigma_n\right) \dots(4)$$

(4)式により温度についてのアレニウスプロットを行うことで、そのグラフの傾きから界面準位深さを求めることができる。今回は水素クリーニングの有無による界面に与える影響を評価した。

3.4 素子構造

図 5 に今回測定に用いた素子構造を示す。用いた基板は、CZ 法により作製されたシリコンウエハを使用し、 n 型 $3.86 \sim 4.85 \Omega \text{ cm}$ で結晶面(100)を用いた。また表 1 に水素クリーニング条件を示す。

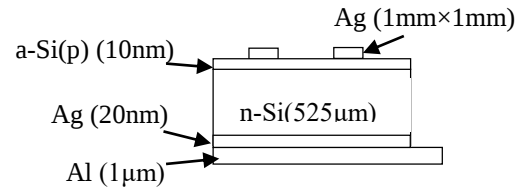


図 5 素子構造

表 1 水素クリーニング条件

Gas flow [sccm]	Ar	40
	H ₂	1.5
Growth pressure [Pa]		10
Hot wire temperature [°C]		1000
Time[sec]		20,30

4.結果

4.1 ダイオード特性

図 6 は未処理の素子、図 7、8 は水素クリーニング後成膜した素子のダイオード特性を示す。

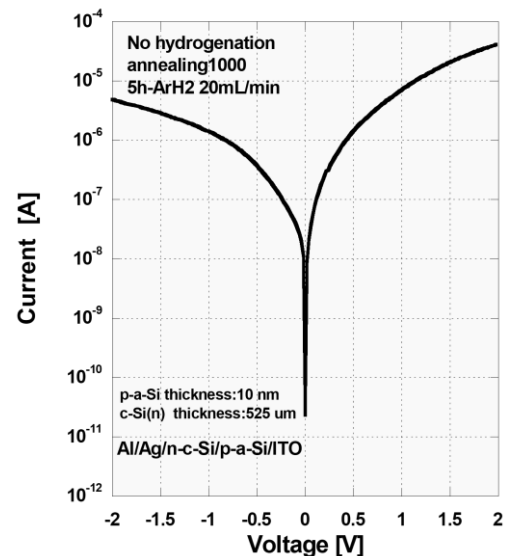


図 6 未処理時ダイオード特性

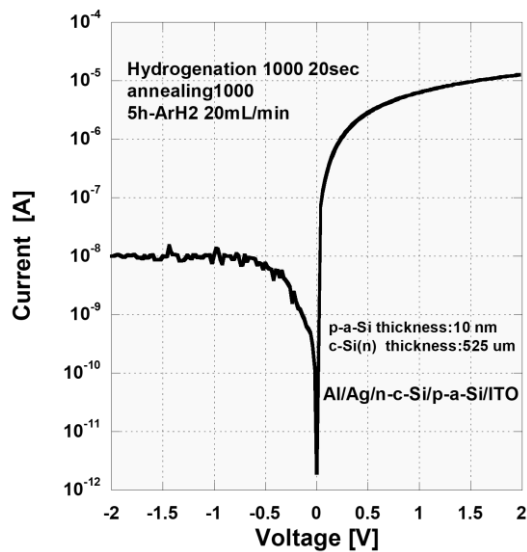


図 7 水素クリーニング 20 秒
ダイオード特性

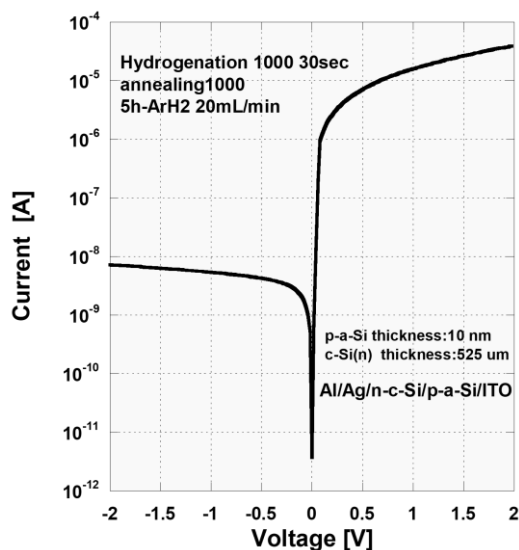


図 8 水素クリーニング 30 秒
ダイオード特性

図 6 の結果から未処理の時はダイオード特性がほとんど取れていない。しかし、図 7、8 のように水素クリーニング後成膜の処理を行えば水素クリーニングの効果によりリーク電流を抑えることができることがわかった。

4.2 変調アドミタンス法による界面特性

図 9 は変調アドミタンス法によって測定し

たアドミタンスシグナル、図 10 はアレニウスプロットの結果を示す。

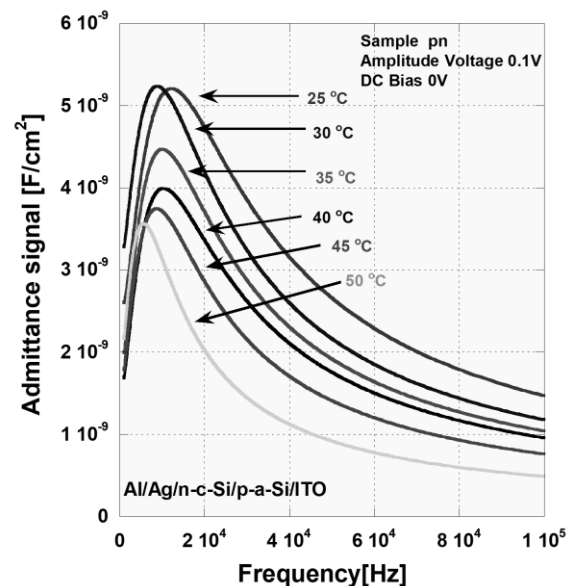


図 9 アドミタンスシグナル

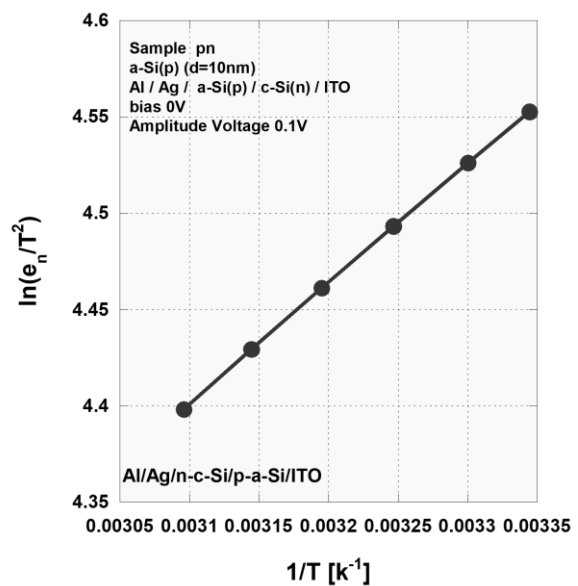


図 10 アレニウスプロット

図 9 の結果より温度変化におけるアドミタンスシグナルのピーク値の変化から界面準位密度、図 10 の結果のアレニウスプロット直線の傾きから界面準位深さを求めることができる。先行研究のデータと水素クリーニング 30 秒の時の界面評価の比較を表 2 に示す。

表 2 界面特性

	Interface trap density [cm ⁻² eV ⁻¹]	Trap depth [meV]	Conversio n efficiency [%]
No hydroge n	3.07×10 ¹¹	160	3.42×10 ⁻⁴
Hydroge n cleaning 30 sec	8.12×10 ⁺¹⁰	53.5	0.104

5.考察

5.1 ダイオード特性

未処理の結晶シリコンにおいて表面の不純物を介して電流が流れることでリークが大きくなっていると考えられる。成膜前の結晶シリコンを水素クリーニングすることによって界面の欠陥や不純物が減少し、それによりリーク電流が減少したと考えられる。

5.2 界面特性評価

水素クリーニングを行うことで界面の欠陥や不純物が減少することによって界面準位密度が減少したと考えられる。また界面が向上したことによって効率においても先行研究のデータより上がったと考えられる。

6.まとめ

成膜前に水素クリーニングを行うことによりリーク電流が減少することがわかった。結晶シリコンに原子状水素の供給を行うことで結晶界面の欠陥や不純物が減少し、その上に膜を積層させることによって性能が向上する。

今後は水素クリーニングの効果を他の材料に対しても行い、クリーニング効果の検証とジャンクション特性の向上について、その有

用性について検討をする。

参考文献

- [1] Liu Jian, Huang Shihua, and He Lü, Journal of Semiconductors Vol.36,No.4044010-1-044010-8(April 2015)
- [2]Luca Serenelli, Massimo Izzi, Alberto Mittiga, Mario Tucci.Luca Martini, Rita Asquini, Domenico Caputo, Giampiero de Cesare. (PVSC), 2014 IEEE 40th. pp 1248 – 1252. (2014) 14683759
- [3]岩崎真宝,大江和顕,酒井作周,清水耕作、第63 回応用物理学会春季学術講演会