

# 故障活性化率向上のための 可変 $n$ 回テスト生成法とその品質評価

日大生産工(院) ○富田 健 日大生産工 細川 利典  
明大 山崎 浩二

## 1. はじめに

従来、テスト生成には単一縮退故障モデルが広く用いられている。単一縮退故障モデルは取り扱いが容易でかつ、多くの欠陥が検出できることなどがその利点として挙げられる[1], [2]。しかし、近年 VLSI の製造技術の進歩に伴い、回路の大規模化、高速化、複雑化が急速に進み、従来使用されていた単一縮退故障検出用テスト集合では検出できない欠陥が増加している。そのため、縮退故障以外の欠陥を検出できる能力が高い、より高品質のテスト集合が必要とされている。

高品質なテスト手法として、欠陥ベーステスト[3], Iddq による電流テスト[4],  $n$  回検出テスト[5], [6]が知られている。欠陥ベーステストとは、欠陥を故障モデルとして表現し、その故障モデルを検出するテストパターンを生成する。完全にテスト生成ができると、そのテスト品質は向上する。しかし、モデルが複雑でテスト生成は容易でない。Iddq テストに関して、テスト生成は比較的容易であるが、安定状態で電源電流を計測するのでテスト実行時間が長くなるので、現実的には、計測回数と計測箇所を絞っている。また、微細化が進むにつれ、安定状態でも電源電流が流れ、良品と不良品を区別するための閾値を決定するのが困難である。 $n$  回検出テストとは「回路中の各縮退故障が、異なる  $n$  個以上のテストで検出される」ようなテスト集合のことである。このテスト生成の利点は

- ・ 既存の縮退故障検出テスト生成アルゴリズムの応用で容易に実現可能である
- ・  $n$  の値の増加に伴いテスト品質も向上する

ということが知られている。また、ブリッジ故障のテスト品質向上を目的として、できるだけ多くの外部出力で故障が検出できるような技術を組み込んだ  $n$  回検出テスト生成法[7]や、他の故障モデルでの  $n$  回検出

テスト生成法[1], できるだけ多数の故障伝搬経路を活性化する技術を組み込んだ故障活性化率指向  $n$  回検出テスト生成法(FSOD)[8]などが提案されており、テスト品質の向上に効果的であることが報告されている。本稿では、FSOD より多数の故障伝搬経路を活性化を目的とした可変  $n$  回検出テスト生成法を考案し、故障検出能力と統計的品質レベル(SDQL)[11]を評価し、そのテスト生成法の有効性を示す。

## 2. $n$ 回検出テスト

### 2.1 $n$ 回検出テスト生成法の問題点

縮退故障以外の欠陥の検出能力を高める手法の一つとして、 $n$  回検出テスト生成法[5][6]がある。 $n$  回故障検出テストの定義を以下に示す。

#### (定義 1 : $n$ 回検出テスト)

$f(1 \leq i \leq |F|, F \text{ は故障集合})$  を、テスト集合  $T$  中の異なる  $n$  個以上のテストで検出するか、または  $f$  を検出可能なテストがすべて  $T$  に含まれるとき、そのテスト集合  $T$  は  $n$  回検出テストという。

定義 1 にしたがって、各縮退故障をそれぞれ  $n$  回以上検出するようなテストを生成することを、 $n$  回検出テスト生成という。どのような論理故障もその検出のためには、縮退故障の検出条件が必要条件であり、さらに別の条件を満たさなければならない。同じ縮退故障を  $n$  回検出することで、この別の条件が満たされる可能性が増す。しかしながら、 $n$  回検出テスト集合の定義にしたがってテスト生成を行った場合、テスト品質の向上に寄与しないテストが生成される可能性があり、図 1 にその例を示す。

---

A valuable  $n$ -detection test generation method to increase fault sensitization coverage and evaluation of its test quality

Takeshi TOMITA, and Toshinori HOSOKAWA, and Koji YAMAZAKI

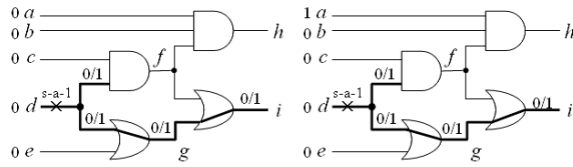


図1：テスト品質向上に寄与しないテスト

例1：図1でテスト $t_1 : (a, b, c, d, e) = (0, 0, 0, 0, 0)$ と、テスト $t_2 : (1, 0, 0, 0, 0)$ はともに信号線 $d$ の1縮退故障を検出する。しかし、この2つのテストでは活性化される信号線は同じであり、テスト $t_2$ は $ad$ のブリッジ故障のみを新たに検出できるが、信号線 $a$ と $d$ が隣接していなければ、テスト品質の向上に寄与しないと考えられる。

## 2.2 故障活性化率指向n回検出テスト

できるだけ多数の故障伝搬経路を活性化する技術を組み込んだテスト生成法に故障活性化率指向n回検出テスト生成（FSOD：Fault Sensitization Coverage Oriented n-Detection Test Generation）がある。FSODのテスト生成戦略は、多数の故障伝搬経路を活性化するために、

- ・ 構造的に長い経路を活性化する
  - ・ 検出する外部出力をできるだけ変更する
- などを行っている。活性化される信号線数を考慮したテスト品質評価尺度として、故障活性化率[8]がある。故障活性化率は以下のように定義される。

### （定義2：故障活性化率）

故障 $f$ の故障活性化率は、 $f$ から到達可能な信号線数のうち、テスト集合 $T$ によって $f$ について活性化された信号線数の割合を表したものである。ここで、 $f$ について活性化された信号線とは、 $f$ が検出されたときの故障伝搬経路である。また回路全体の故障活性化率は、文献[8]では各故障の故障活性化率の平均と定義されていたが、本稿では各故障の到達可能な信号線数の総和のうち、テスト集合 $T$ によって各故障について活性化された信号線数の総和の割合を表したものと定義する。以下に故障活性化率の計算式を示す。

・  $sen_f$ ：故障 $f$ の故障活性化率

$$sen_f = \frac{\text{活性化された信号線数}}{\text{故障}f\text{から到達可能な信号線数}} \times 100 \quad (1)$$

・  $SEN$ ：回路全体の故障活性化率

$$SEN = \frac{\sum_f f \text{ について活性化された信号線数}}{\sum_f f \text{ の到達可能な信号線数}} \times 100 \quad (2)$$

故障活性化率が向上すると、ブリッジ故障については、検出可能条件を満たす確率が増加する。またトランジション故障については、故障活性化率が向上すると、構造的に長い経路が活性化される確率が増加し、より微小な遅延が検出できる可能性が高まる。したがって、故障活性化率が向上するとテスト品質も向上すると考えることができる。

## 3. 可変n回検出テスト

### 3.1 テスト生成戦略

各故障の検出回数を可変にするn回検出テスト生成法が提案されている[9]。その目的はテスト数を削減することであった。本稿では、故障活性化率の向上を目的とした可変n回検出テスト生成を提案する。通常のn回検出テスト生成において、 $n$ の値小さいと、到達可能な信号線数が多い外部入力に近いような信号線の故障の故障活性化率を高めるようにテスト生成することは非常に困難である。逆に外部出力に近い信号線の故障については、n回検出される前に故障活性化率が100%になる場合がある。そこで、外部入力に近い信号線の故障の検出回数 $n$ の値を大きくし、逆に外部出力に近い信号線の故障の検出回数 $n$ の値を小さくするようにテスト生成を行う戦略を考える。

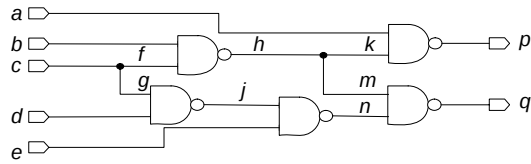
### 3.2 各故障の検出回数nの決定方法

可変n回検出テスト生成の各故障に対する検出回数 $n$ の決定式を以下に示す。

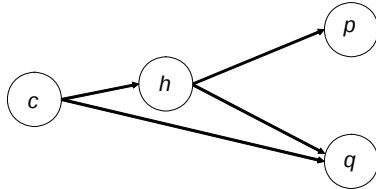
・ TP：回路全体の信号線数×平均検出回数

$$\text{各故障の検出回数} = \frac{\text{故障から到達可能なファンアウトシステム、外部出力の数}}{\sum \text{故障から到達可能なファンアウトシステム、外部出力の数}} \times TP \quad (3)$$

各故障の故障活性化率は、故障箇所から到達可能な経路数に依存すると考えられる。そこで、故障箇所から到達可能な経路数が多い故障ほど、検出回数を多くする。このように検出回数が決定されると、外部入力に近い信号線ほど、検出回数は増加する。回路の外部入力に近い故障の検出回数が増えると、外部入力に近い故障の故障活性化率が高くなり、回路全体の故障活性化率の向上に寄与する。



(a)



(b)

図 3：検出回数計算例

表 1：信号線と各故障の検出回数の関係

| 信号線 | #num | #検出回数n |
|-----|------|--------|
| c   | 4    | 9      |
| h   | 3    | 7      |
| p   | 1    | 2      |
| q   | 1    | 2      |

例 3：図 3(a)の回路において、平均検出回数 4 での各故障に対する検出回数  $n$  は以下のように求められる。図 3(a)での信号線の総数は 14 本である。また各信号線の到達可能なファンアウトシステム数、外部出力数と、各信号線の故障に対する検出回数を表 1 に示す。また、図 3(a)のパスグラフである、図 3(b)を用いれば、全ての信号線の故障に対して検出回数が求まるので、表 1 にはファンアウトシステムと外部出力のみ記載する。表 1 の #num は、到達可能なファンアウトシステムと外部出力の和で、#検出回数  $n$  は各故障の検出回数を表す。

#### 4. ドントケアを利用したトランジション故障検出率の向上

$n$  回検出テストでのトランジション故障の評価を行うのにスキュードロッド法[9]を用いた。スキュードロッド法とは、初期パターン（第 1 パターン）をシフト動作で FF に設定し、その状態で 1 クロックシフト動作を実行することで遷移パターン（第 2 パターン）を回路に印加してトランジション故障を検出する。そこで、テストパターンのドントケアを単に乱数で埋めると、シフトした結果で故障箇所に移移が起こる確率が低くなる。 $n$  の値が大きくなると、検出回数が多い分、確率的には故障箇所に移移が発生する確率は高まる。しかしながら、たとえ遷移が発生しても、そのテストが短い故障伝搬経路を活性

化したりすると微小な遅延は検出できない。そこで、ある程度狙ってトランジション故障を検出必要がある。本稿ではテスト中のドントケアに着目する。FSOD を実行した後、逆シフトをして、そのテストパターンの条件で故障箇所の初期値を正当化する処理を実行し、故障箇所に遷移が起こるようにテスト生成を行う。

#### (定義 3：逆シフト)

逆シフトとは、仮想的にスキャンパス方向の反対に値をシフトすることである。

### 5. 実験結果

#### 5.1 評価方法

トランジション故障検出率向上指向した可変  $n$  回検出テストで、生成されたテストパターンの品質を評価した。平均検出回数は  $n=5$  として、1 故障あたりバックトラック数の上限を 10 とした。

主な評価項目として、

- ・ 故障活性化率
- ・ 統計的品質レベル(SDQL)[11]
- ・ 欠陥 (ブリッジ故障, トランジション故障) 検出率

#### 5.2 比較対象

比較対象として、FSOD[8]でテスト生成したテストパターンを比較対象として用意した。テストパターン数を同じぐらいになるようにして実験を行った。

#### 5.3 実験結果

ISCAS'89 ベンチマーク回路に対して行った実験結果を示す。表 2 において、 $tp$  はテストパターン数、SFC は  $n$  回縮退故障検出率、SC は故障活性化率、TF 検出率はトランジション故障検出率、BF 検出率はブリッジ故障検出率、SDQL は統計的遅延品質モデル[10]で評価をした統計的遅延品質レベル (SDQL：単位は ppm) をそれぞれ表す。統計的遅延品質レベルを求める際の、システムクロックタイミング、テストタイミングはともに回路の最大ゲート段数+1 とした。また各ゲートにつき 1 ユニットデレイを持つと仮定し実験を行った。ブリッジ故障[13]は任意の 2 つの信号線間のノンフィードバックブリッジ故障で、検出条件は、AND 型ブリッジと OR 型ブリッジの両方が検出された場合のみ、検出したとみなす U モデル[12]を用いる。

表 2. 実験結果

|         | ATPG     | tp  | SFC   | SC    | TF    | BF    | SDQL  |
|---------|----------|-----|-------|-------|-------|-------|-------|
| cs5378  | FSOD     | 373 | 99.43 | 86.44 | 88.49 | 82.60 | 3495  |
|         | TetraMAX | 373 | 94.95 | 81.80 | 85.38 | 80.64 | 4095  |
|         | 可変n回+X   | 393 | 99.43 | 86.87 | 88.49 | 82.70 | 3546  |
|         | 可変n回     | 373 | 99.43 | 87.16 | 88.50 | 82.68 | 3460  |
| cs9234  | FSOD     | 661 | 94.20 | 64.39 | 83.00 | 87.63 | 8445  |
|         | TetraMAX | 661 | 89.43 | 56.75 | 77.66 | 84.94 | 10011 |
|         | 可変n回+X   | 686 | 94.20 | 64.98 | 83.35 | 87.05 | 8322  |
|         | 可変n回     | 661 | 94.20 | 65.56 | 82.28 | 87.24 | 8463  |
| cs13207 | FSOD     | 907 | 98.25 | 76.78 | 86.10 | 91.81 | 9142  |
|         | TetraMAX | 907 | 95.70 | 69.94 | 85.56 | 91.52 | 8955  |
|         | 可変n回+X   | 922 | 98.25 | 78.19 | 86.96 | 91.25 | 8693  |
|         | 可変n回     | 907 | 98.25 | 77.99 | 85.43 | 91.28 | 9136  |
| cs15850 | FSOD     | 795 | 95.99 | 50.23 | 90.93 | 92.53 | 9980  |
|         | TetraMAX | 795 | 92.96 | 35.79 | 87.87 | 91.31 | 11272 |
|         | 可変n回+X   | 865 | 95.86 | 53.03 | 91.56 | 92.41 | 9455  |
|         | 可変n回     | 795 | 95.99 | 53.19 | 90.71 | 92.35 | 9530  |

実験結果より、故障活性化率向上を目的とした可変n回検出テストの故障活性化率はFSODより向上した。その時の、SDQLでの評価では、FSODでの結果を本稿で提案した可変n回検出テスト生成法で改善されたと考えられる。よって、故障活性化率は、SDQLでの評価でも有効であることがわかる。また、可変n回検出テストでトランジション故障の検出を狙ってドントケアを埋めた結果、トランジション故障の検出率の向上、SDQLの改善できることがわかる。しかしながら、ブリッジ故障の検出率については、FSODより可変n回検出テストのほうが低い結果になってしまった。これは、縮退故障について検出回数が少ない故障があるためと考えられる。ブリッジ故障の検出率を改善するために、縮退故障の検出回数が少ない故障に対して、より多く検出させる必要があると考えられる。

## 6. おわりに

本稿では、故障活性化率の向上を目的とした可変n回検出テストとトランジション故障検出率の向上を目的とした可変n回検出テストを提案した。計算機実験により、故障活性化率の向上がSDQLでのテスト品質の向上に反映されることを示し、可変n回検出テストの有効性を示した。

今後の課題として、

- ・ テスト圧縮法
- ・ 故障活性化率を更に向上させるテスト生成アルゴリズム
- ・ 故障検出回数nの決定方法の考案

を行うことで、テストコストの削減と更なるテスト品質向上を図ることが挙げられる。

## 参考文献

- 1) Intail Park, Ahmad Al-Yamami and Edward J. McCluskey "Effective TARO Pattern Generation", " Proc. 23<sup>rd</sup> VLSI Test

- Symposium, , pp.161-166, April 2005.
- 2) E.J.McCluskey, A.Al-Yamani, C.W.Tseng, E.Volkerink, F.F.Ferhani, E.Li and S.Mitra, "ELF-Murphy data on defects and test sets, " in Proc.2004 VLSI Test Symp., pp.16-22, 2004.
- 3) S.Chakravarty, A.Jain, N.Radhakrishnan, E.W.Savage and S.T Zachariah, "Experimental evaluation of scan tests for bridges, " IEEE International Test Conference, Oct. 2002, pp.509-518.
- 4) M.M.levi, "CMOS is most testable, " International. Test Conference, 1981, pp.217-220.
- 5) S.C.Ma, P.Franco and E.J.McCluskey, "An Experimental Chip to Evaluate Test Techniques Experiment Result, " in Proc. 1995 International Test Conference, Oct. 1995, pp.663-672.
- 6) S.M.Reddy, I.Pomeranz and S.Kajihara, "On the effects of Test Compaction on Defect Coverage, " in Proc. 14th VLSI Test Symp., April 1996, pp.430-435.
- 7) LSI Logic Corporation and Mentor Graphics Corporation, "Impact of Multiple-Detect Test Patterns on Product Quality, " Proc. ITC, 2003, pp.1031-1040.
- 8) 細川利典, 山崎浩二, "故障活性化率向上のためのn回検出テスト生成法, "電子情報通信学会論文誌 D Vol.J90-D No.6 pp. 1474-1482, 2007.
- 9) Irith Pomeranz and Sudhakar M. Reddy Electrical and Computer Engineering Department University of Iowa, "On n-Detection Test Sets and Variable n-Detection Test Sets for Transition Faults", in Proc. VLSI Test Symposium. 1999, Proceedings. 17<sup>th</sup> IEEE pp173-180
- 10) S. Patel and J. Savir, "Skewed Load Transition Test: Part I, Calculus", in Proc. International Test Conference, 1992, pp. 705-713.
- 11) 佐藤康夫, 浜田周治, 前田敏行, 高取厚夫, 野津山泰行, 梶原誠司, "統計的遅延品質モデル(SDQM)のフィージビリティ評価, " 電子情報通信学会, pp. 1717-1728, 2006
- 12) 高松雄三, 塩坂知子, 山田輝彦, 山崎浩二, "CMOS回路における短絡故障の1モデルとそのテスト生成法, "電子情報通信学会論文誌 D-□, Vol.J81-D-□, NO.6, pp.872-879, 1998..
- 13) M. Abramovici, M. A. Breuer, and A. D. Friedman, "Digital systems testing and testable design," IEEE Press, 1995.